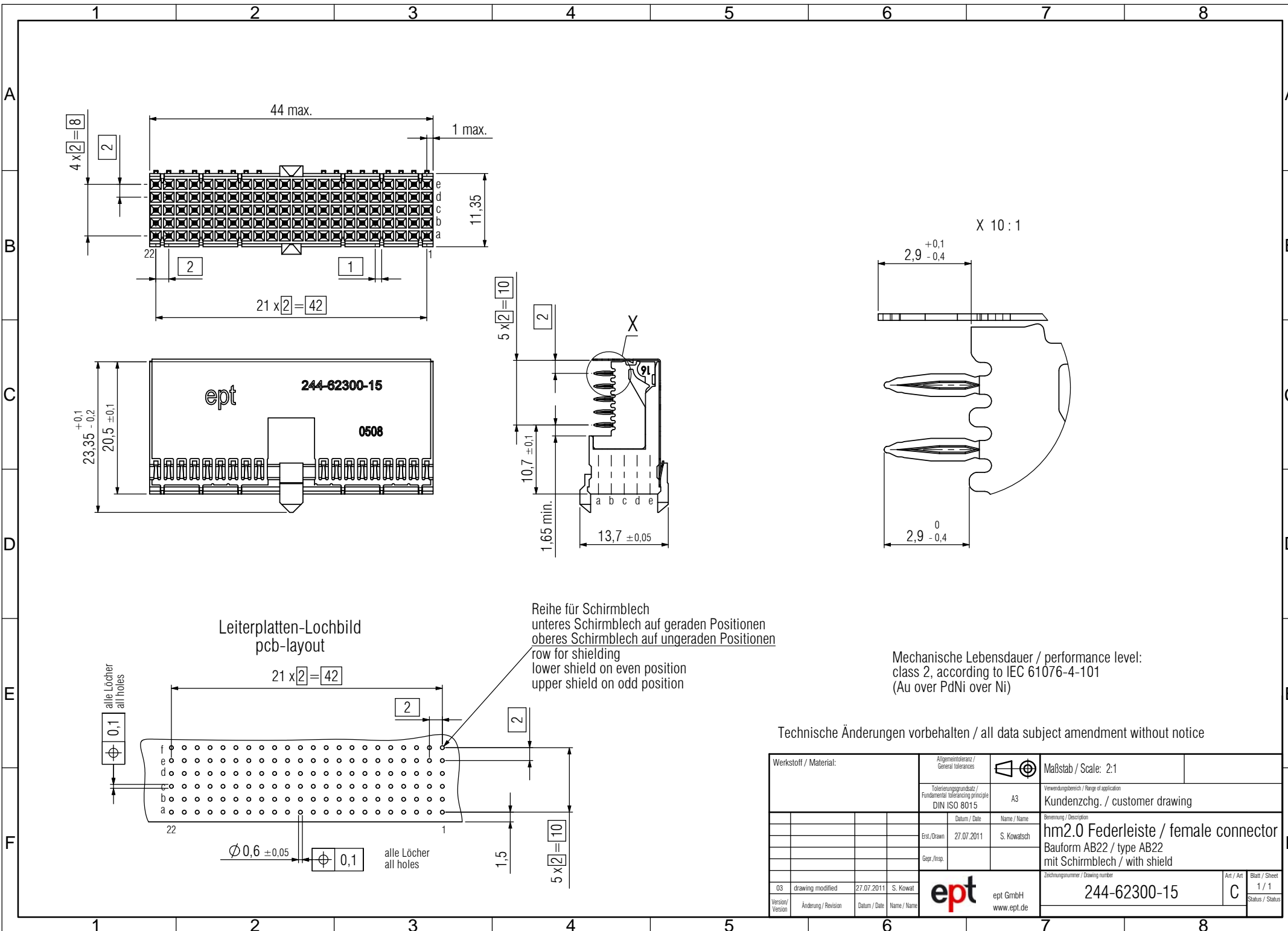


© Weitergabe sowie Vervielfältigung dieses Dokuments, Verwertung und Mitteilung seines Inhalts sind verboten, soweit nicht ausdrücklich gestattet. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte für den Fall der Patent-, Gebrauchsmuster- oder Geschmacksmusterantrag vorbehalten.



Leiterplatten-Lochbild
pcb-layout

Reihe für Schirmblech
unteres Schirmblech auf geraden Positionen
oberes Schirmblech auf ungeraden Positionen
row for shielding
lower shield on even position
upper shield on odd position

Mechanische Lebensdauer / performance level:
class 2, according to IEC 61076-4-101
(Au over PdNi over Ni)

Technische Änderungen vorbehalten / all data subject amendment without notice

Werkstoff / Material:		Allgemeintoleranz / General tolerances		Maßstab / Scale: 2:1	
		Toleranzgrundsatz / Fundamental tolerancing principle DIN ISO 8015		A3	
		Datum / Date		Verwendungsbereich / Range of application Kundenzchg. / customer drawing	
		Erst/Drawn 27.07.2011		S. Kowatsch	
		Gepr./Insp.		Benennung / Description hm2.0 Federleiste / female connector Bauform AB22 / type AB22 mit Schirmblech / with shield	
03 drawing modified		27.07.2011		S. Kowat	
Version / Änderung / Revision		Datum / Date		Name / Name	
				ept ept GmbH www.ept.de	
Zeichnungsnummer / Drawing number 244-62300-15				Art / Art C	
				Blatt / Sheet 1 / 1	
				Status / Status	