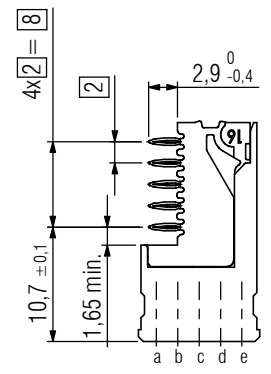
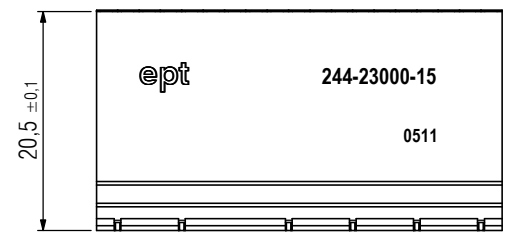
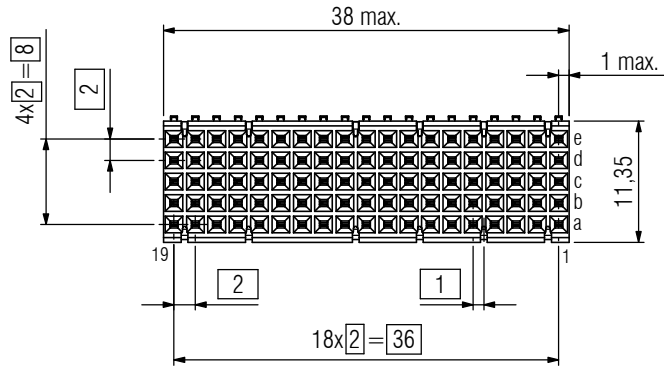
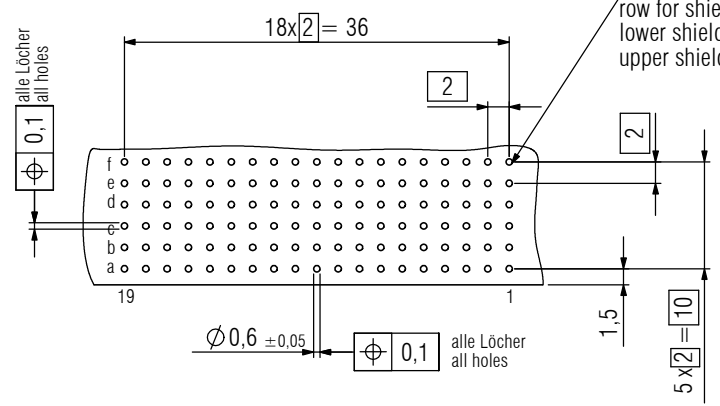


© Weitergabe sowie Vervielfältigung dieses Dokuments, Verwertung und Mitteilung seines Inhalts sind verboten, soweit nicht ausdrücklich gestattet. Zuwiderhandlungen verpflichten zu Schadensersatz. Alle Rechte für den Fall der Patent-, Gebrauchsmuster- oder Geschmacksmusterertragung vorbehalten.



Leiterplatten-Lochbild
pcb-layout



Reihe für Schirmblech
 unteres Schirmblech auf geraden Positionen
 oberes Schirmblech auf ungeraden Positionen
 row for shielding
 lower shield on even position
 upper shield on odd position

Mechanische Lebensdauer / performance level:
 class 2, according to IEC 61076-4-101
 (Au over PdNi over Ni)

Technische Änderungen vorbehalten / all data subject to amendment without notice

Werkstoff / Material:		Allgemeintoleranz / General tolerances		Maßstab / Scale: 2:1
		Tolerierungsgrundsatz / Fundamental tolerancing principle DIN ISO 8015	A3	Verwendungsbereich / Range of application Kundenzchnng./ customer drawing
		Datum / Date	Name / Name	Benennung / Description hm2.0 Federleiste / female connector Bauform / type B19
		Erst./Drawn 24.06.2013	S. Scholl	
		Gepr./Insp.		
00 first edition		24.06.2013	S. Scholl	Zeichnungsnummer / Drawing number 244-23000-15
Version / Version	Änderung / Revision	Datum / Date	Name / Name	Art / Art C
ept GmbH www.ept.de				Blatt / Sheet 1 / 1 Status / Status
Gewicht / Weight:				