

概述

PSoC® 4 是一种混合信号可编程嵌入式系统控制器的可扩展、可重构的平台架构，其核心是 ARM Cortex®-M0 中央处理器 (CPU)，该系列为嵌入式应用提供可编程的平台。它结合了灵活的可编程和可重新配置的模拟和数字模块，以及芯片内部的自动走线功能。基于这个平台的 PSoC 4200 系列产品，结合了微控制器和可编程数字逻辑、高性能模数转换、带比较器模式的运算放大器，以及标准的通信和定时外设。PSoC 4200 系列可以向上兼容 PSoC 4 平台中的其他产品，以适应不同的应用和设计需求。可编程的数字和模拟系统支持灵活的设计，可现场调整参数。

特性

32 位微处理器

- 48 MHz ARM Cortex-M0 中央处理器，支持单周期乘法
- 最大支持 32KB 闪存
- 最大支持 4KB SRAM 存储器

可编程模拟系统

- 两个可灵活配置驱动能力和带宽的运算放大器，可以工作在比较器模式，也可做 ADC 的输入缓冲器
- 12 位 1Msps 的逐次逼近型模数转换器 (SAR ADC)，支持差分 and 单端输入，无开销多序列切换、硬件信号平均功能
- 两个电流数模转换器 (IDAC)，不用于电容式感应时可做通用用途
- 两个内部低功耗比较器，可以在深度睡眠和休眠模式下工作
- 温度传感器

可编程数字系统

- 四个可编程逻辑模块，每个有 8 个宏单元以及一个数据通道处理器 (即 UDB, 通用数字模块)
- Cypress 提供外设组件库，用户定义的状态机，以及 Verilog 输入

低功耗工作模式，1.71 V 至 5.5 V 工作电压范围

- 提供多层次低功耗模式：睡眠、深度睡眠、休眠、停止
- 停止模式工作电流可低至 20nA，可用 GPIO 引脚唤醒
- 休眠和深度睡眠模式可供用户在功耗和唤醒时间之间权衡

电容感应 CapSense

- Cypress 电容感应 Sigma-Delta (CSD) 提供了最佳的信噪比 (> 5:1) 和防水性能
- Cypress 独有的软件组件极大简化了电容感应的设计
- 支持硬件自动调整 (SmartSense)

LCD 驱动

- 任意管脚都可以做公共端和段
- 在深度睡眠模式下仍可保持工作，支持 TN 和 STN 屏幕

2 个可灵活配置的串行通讯模块 (SCB)

- 每个均可配置成 SPI/UART/I2C
- 支持基于串口的 LIN、IrDA、SmartCard 协议

定时和脉冲宽度调制 (TCPWM)

- 四个 16 比特的定时器 / 计数器 / 脉冲宽度调制模块
- 支持中心对齐、边沿对齐模式，伪随机模式
- 支持灵活的死区控制
- PWM 可与 ADC 同步，用户可自定义在 PWM 周期内任一时刻触发 ADC 转换
- 支持同步刷新 PWM 的占空比
- 支持基于比较器触发的 PWM 关断信号，以及高度可靠的数字逻辑应用

高达 36 个可灵活配置的 GPIO (44 引脚封装)

- 44-pin TQFP, 40-pin QFN, and 28-pin SSOP 封装
- 任何一个 GPIO 都可以连接到 LCD 和触摸感应 CapSense
- 驱动模式、驱动能力、摆率可配置

支持串行线 (SWD) 调试和编程

PSoC® Creator 设计环境

- 集成开发环境提供了原理图设计和构建功能 (支持模拟和数字模块芯片内部自动走线)
- 所有组件都有应用编程接口 (API)

工业标准工具兼容性

- 在设计好原理图后，可以用基于 ARM 的标准开发工具

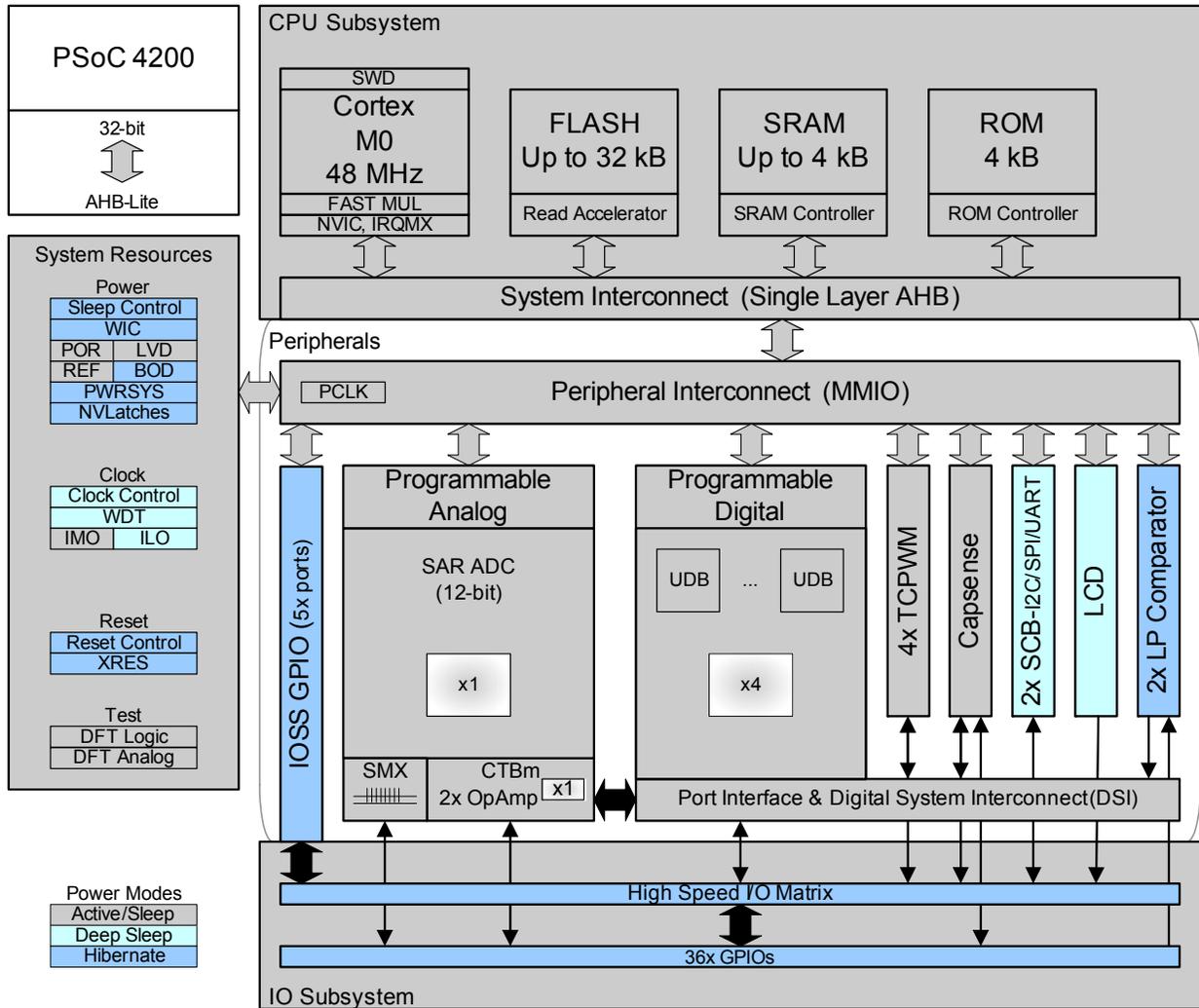
应用

- 电动自行车
- 电机驱动器
- 小家电中的 CapSense、LCD 驱动应用
- 通用单片机应用

内容概述

系统框图.....	3	模拟外设	17
功能定义.....	4	数字外设	20
中央处理器 (CPU) 和存储器	4	存储器	23
系统资源.....	4	系统资源	24
模拟模块.....	5	订购信息.....	28
可编程数字模块 UDB	6	产品编号规则	28
固定功能数字模块.....	6	封装.....	30
GPIO.....	7	首字母缩略定义.....	33
特殊功能外设.....	7	参考文献.....	34
引脚分布.....	8	文档约定.....	34
电源.....	11	测量单位	34
未调节的外部电源.....	11	修订记录.....	36
经过调节的外部电源.....	11	销售、解决方案和法律信息.....	37
开发支持.....	12	全球销售技术支持	37
文档.....	12	产品	37
在线资源.....	12	PSoC® 解决方案.....	37
工具.....	12	赛普拉斯开发者社区	37
电气规范	13	技术支持	37
最大额定值	13		
器件级规范.....	14		

系统框图



PSoc 4200 能够通过 SWD 为硬件和固件的开发、调试、烧写提供广泛的支持。

PSoc® Creator IDE 软件能够为 PSoc® 器件提供全面集成的编程和调试支持。MiniProg3 编程器和调试器可为 PSoc 4200 器件提供全面的开发支持。SWD 可以支持工业标准的第三方开发工具。

所有调试电路在默认情况下均处于使能状态，用户可以在固件中禁用。一旦调试被禁用，用户重新使能它们的唯一方法是擦除整个器件并清除闪存保护，然后用能够使能调试的新固件对器件重新编程。通过强大的闪存保护、禁用调试功能，以及在

PSoc 4200 中隐藏的可编程逻辑，能够实现使用多芯片应用方案无法达到的安全级别。

此外，对于通过恶意重新编程器件来进行欺诈性攻击或者企图通过启动 / 中断闪存编程时序来进行安全性攻击的顾虑，可以永久禁用所有的编程、调试、测试接口（为了器件安全性）。在大多数应用中，不建议永久禁用接口，因为这样一来，设计人员将无法对器件进行访问，PSoc 4200 将不能退回进行故障分析，用户需要根据实际情况权衡利弊。

功能定义

中央处理器 (CPU) 和存储器

中央处理器 (CPU)

Cortex-M0 是一款 32-bit 的微处理器，通过多路时钟的使能和切换技术使其拥有最优的低功耗性能。它主要采用 16 位 Thumb 指令，同时也可以执行 32 位 Thumb-2 指令集的部分子集。这使其拥有向上兼容性，代码可以完全地移植到更高性能的处理器的如 Cortex M3, M4。PSoC 4200 实现了一个单周期硬件乘法器，可以在一个时钟周期内完成 32 位的乘法（结果为 32 位）；同时实现了一个支持 32 个中断输入的嵌套向量中断控制器 (NVIC)，和一个中断唤醒控制器 (WIC)，可以把处理器从深度睡眠模式中唤醒。当不可屏蔽中断 (NMI) 没有被系统其他功能使用时，可以开放给用户。

PSoC 4200 中央处理器 (CPU) 的调试采用串行线调试 (SWD) 接口。PSoC 4200 的调试配置有四个硬件断点 (breakpoint) 和两个数据观察点 (Watchpoint)。

闪存 (Flash)

PSoC 4200 支持最高 32KB 的闪存，附带的闪存加速器和中央处理器 (CPU) 直接连接，可以减少访问闪存的平均时间。在工作时钟为 48MHz 时，访问闪存存在一个等待周期（为一个时钟周期），在 24MHz 时不需要额外的等待周期。这使闪存的平均访问时间为单周期 SRAM 访问时间的 85%。另外，如有需要用户可以将部分闪存当做 EEPROM 来使用。

静态随机存储器 (SRAM)

PSoC 4200 支持 4KB SRAM 存储，支持在休眠时保持数据。

只读存储器 (ROM)

PSoC 4200 包含 4KB ROM，用于存放引导程序和配置信息。

系统资源

电源系统

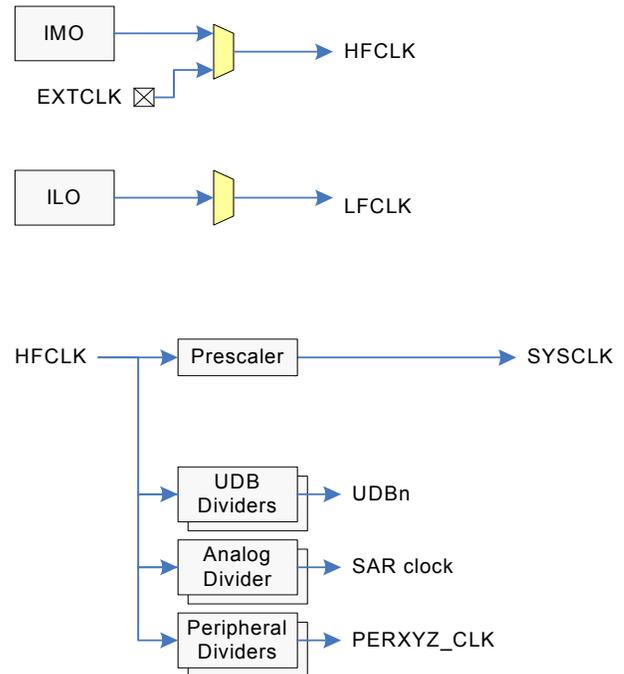
电源系统（详细描述见电源部分）提供了在不同的模式下的电源管理。可以给不同的功能模块分时上电（比如 POR，上电复位），在某些情况下产生复位信号（如 BOD，掉电检测）以及中断（LVD，低电压检测）。PSoC 4200 可以由一个 1.71V 至 5.5V 的外部电源供电，有五种电源模式（活动、睡眠、深度睡眠、休眠及停止），不同模式间的切换由电源系统管理。

时钟系统

PSoC4200 的时钟系统负责给芯片的所有子系统提供时钟，同事保证没有亚稳态的发生。

PSoC 4200 的时钟系统由内部主振荡器 IMO，内部低速振荡器 ILO，以及外部时钟组成。

图 1. PSoC 4200 微处理器时钟架构



内部主时钟 (IMO)

IMO 是 PSoC 4200 内部的主要时钟。预设补偿值储存在非易失性锁存器 (NVL) 中，闪存中的补偿器则用来修正其他的变化。IMO 默认频率是 24 MHz，可以在 3 M 至 48 MHz 间调节，步长是 1MHz。由 Cypress 校准后，IMO 的精度可达 $\pm 2\%$ 。

HFCLK 信号可以在分频后给 UDB、模拟及数字外设提供同步时钟（如图 1）。PSoC 4200 一共有 12 个 16 位的时钟分频器，8 个用于固定功能模块，四个用于 UDB。模拟时钟超前于数字时钟，这样可使模拟事件在数字电路产生噪声前发生。PSoC[®] Creator 完全支持用 16 位时钟分频灵活地产生各种精细的时钟频率。时钟分频器可以产生使能型时钟（即 N 个原时钟周期中产生一个使能周期），或者 50% 占空比的时钟。

如果使用 UDB 产生的脉冲中断，SYSCLK 必须与 HFCLK 相同，即两者之间的旁路分频器需被旁路。

内部低速时钟 (ILO)

是一个低功耗、低精度的振荡器，主要在为深度睡眠时工作的外设提供时钟。用 IMO 校准 ILO 驱动的计数器可以提高精度。Cypress 提供软件组件来实现这个校准功能。

看门狗计时器

看门狗计时器使用 ILO 来实现，可以在系统深度睡眠时保持工作，在超时未访问的状态下产生看门狗复位信号，并且会在复位源寄存器中记录。

复位

PSoC 4200 可以被包括软件复位在内的多种源复位。复位事件是异步的，这样可以保证回到一个已知的状态。这些复位的原因被记录在一个寄存器中，每次复位的时候，软件都可以知道原因。XRES 是外部复位专用引脚。

测试和生产

PSoC 4200 完全遵守 Cypress 的测试和生产标准。

模拟模块

12 bit 逐次逼近型 ADC

12 bit 1Msps 的 ADC 最高的工作频率是 18MHz 时，最快可以在 18 个时钟周期内完成 12 bit 转换。SAR 的工作电压是 1.71V 到 5.5V。PSoC 4200 的 ADC 还提供了多种参考电压选择，包括 V_{DD} ， $V_{DD}/2$ ，内部参考电压 V_{ref} (1.024V, $\pm 1\%$)，以及外部电压电压参考。ADC 的采样时间是可编程的，降低了对作为 SAR 输入的外部运算放大器的带宽要求（带宽决定了建立时间），这旨在降低外部运算放大器的成本。系统最高性能可达 65dB。如果用户有更高的要求，可以在 P1.7 接入外部参考电源旁路掉内部参考运算放大器。

SAR ADC 通过多选一开关（MUX）连接到多种输入选择，包括固定的几个引脚（P2）或者内部信号（包括温度传感器输出，内部模拟总线 A/B 以及内部运放的输出总线）。输入通道的切换提供多种控制模式：定序器控制、UDB 控制或固件程序直接控制。通过定序器，可以实现选定通道内进行无延时的循环或单次扫描（就是说，总计的 1Msps 的采样带宽可以被分配到单个通道，或者均衡地分配到几个通道）。UDB 和固件程序控制则可以实现更灵活的配置。

PSoC 4200 的 ADC 还提供了一个累加器和移位寄存器以实现平均功能，可以对特定通道的数据进行 2 到 256 次平均。支持左移 / 右移及符号扩展。每个通道都有一个结果寄存器以减轻中央处

理器（CPU）的中断服务需求。ADC 的输出结果还可以输出到 UDB 做进一步处理。同时通过一对阈值寄存器，可以对信号阈值（最高和最低）进行设定，当转换值超过已编程的阈值，就会产生一个超出阈值的硬件中断，不需要软件介入。这样就可以避免 CPU 需要扫描全部通道，才知道数值超出了阈值。芯片内置温度传感器的模数转换后，可以实现一些需要知道温度信息的应用。

每路通道可以单独配置多种参数，如输入通道、采样时间、分辨率、差分 / 单端、是否平均，用户可以通过配置寄存器或者 UDB 阵列中的 DSI 信号灵活选择。比如为了适应不同源阻抗和频率的信号，可以对不同的通道采用不同的采样时间。

另外，PSoC 4200 的 ADC 支持一路注入通道，即可以在常规扫描中加入一路偶尔需要采样的信号，比如某些应用中需要每几秒检测一下温度，就可以采用这个功能。

因为需要高速时钟，SAR 在深度睡眠 / 休眠模式不可用。

CTBm 模块

CTBm 模块包含两个运算放大器和模拟开关。只需在片外加一些无源器件，PSoC 4200 就可以实现常用的模拟功能，比如可变增益放大器、电压缓冲器、滤波器、阻抗变换放大器，等等，可有效地节约功耗、成本和板上空间。这两个运放有足够的带宽来驱动后级的 ADC，一般情况下，无需外加缓冲器。

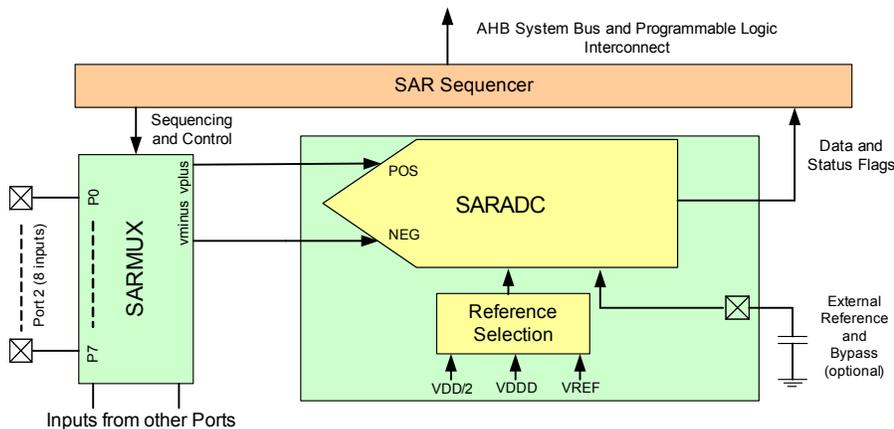
温度传感器

PSoC 4200 包含片内温度传感器。由一个电流源提供偏置的二极管组成，若需降低功耗可以禁用。温度传感器连到 ADC，经过模数转换后得到温度值，Cypress 提供特定的软件组件来实现这个转换。

低功耗比较器

PSoC 4200 有两个可以在深度睡眠和休眠模式下使用的低功耗比较器。它们可以在模拟系统断电的低功耗模式下，仍然能监视外部电压。这两个比较器的输出可以产生中断，通常这个中断是和系统主时钟同步的，以避免亚稳态。系统工作在休眠状态时例外，因为此时时钟停止，系统唤醒电路需要由异步的比较器中断激活。

图 2. SAR ADC 系统框图

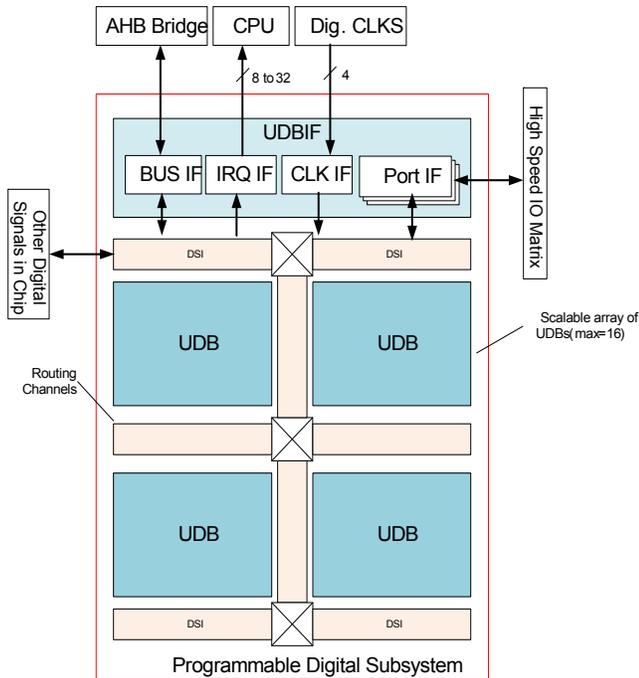


可编程数字模块 UDB

UDBs 和端口接口

每个 UDB 模块包含 8 个可编程宏单元和一个数据通道处理器，给用户提供了灵活的可编程数字逻辑功能。PSoC 4200 中的 UDB 阵列有四个通用数字模块 (UDB)；UDB 周边的开关型的数字系统互连 (DSI) 允许外设和端口的信号路由至 (或经过) UDB 来进行通讯和控制。UDB 阵列如下图所示。

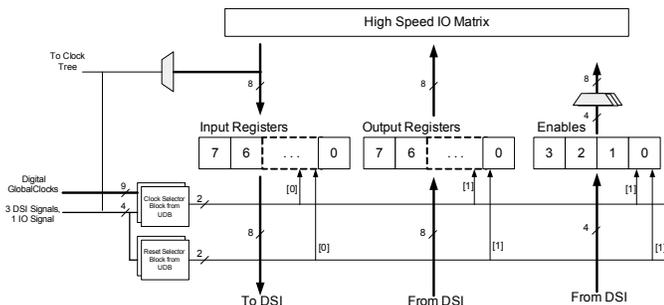
图 3. UDB 阵列



UDB 的时钟可以来自于时钟分频模块、外部端口接口 (如 SPI 就需要)，或者来自于原始 / 同步后的 DSI。

UDB 模块的外部 I/O 接口包含一系列寄存器，它们可与 UDB 内部的 PLD 共用同一个时钟。寄存器位于 I/O 引脚和 UDB 阵列之间 (与两者都很接近)，通过寄存器对输入和输出提供缓冲，可以提高通讯速度。这些寄存器的时钟可以来自与数据相同的端口。通过输入寄存器的缓冲，减少了时钟和数据传输时的延时，可以用 UDB 实现高速接口，如 SPI，比起将时钟和数据线直接通过 DSI 连到 UDB，经过输入寄存器 (input register) 缓冲后的延时会更少。

图 4. UDB 模块的外部 I/O 接口 (Port interface)



每个 UDB 都可以产生中断到中断控制器 (一次一个 UDB 中断)。UDB 可以通过 DSI 连接到芯片的每个引脚。

固定功能数字模块

定时器 / 计数器 / PWM 模块 (TCPWM)

TCPWM 模块有四个 16 位的计数器模块，每个模块都可以被配置成六种模式：计时、捕获、正交解码、PWM、带死区的 PWM、伪随机 PWM。每个计数器模块包含一个捕获寄存器，一个周期寄存器，和一个比较寄存器。捕获寄存器用于捕获事件发生时计数以便获得脉冲的时间长度；周期寄存器用于在计数器数值等于周期值时，停止或重新载入计数器；比较寄存器，用于产生相应的占空比。每个模块提供带可编程偏置的互补输出，用于产生死区可调整的 PWM；通过一个关断信号 (Kill signal) 可以将 PWM 输出强制拉到预设状态。比如，在电机驱动系统中，一旦过流状态发生，就可以马上关断所有 FETs，无需软件介入。

串行通信模块 SCB

PSoC 4200 有两个串行通讯模块，每个都可以配置为 I2C，UART，或 SPI 接口。

I2C 模式： I2C 模块实现了完全的多主机和从机接口 (能够进行多主机仲裁)。这个模块可以工作在高达 1Mbps 的速率下，并且支持灵活的中断选择，以减少中央处理器 (CPU) 的中断负荷及延时。支持 Cypress EzI2C，通过在存储器中创建一个信箱地址范围来有效减少在 I2C 通讯时对内存的读写次数。另外，接受和发送支持 8 位深度 FIFO，通过增加 CPU 读数据的时间，大大降低了对时钟延展的需求，这在没有 DMA 的情况下非常有用。

PSoC 4200 的 I2C 外设兼容 I2C 标准模式，快速模式和快速 Plus 模式中定义的恩智浦 I2C 总线规范和用户手册 (UM10204)。但是，由于 PSoc 的 4200I2C 是用 GPIO 的开漏模式来实现的，所以在以下几个方面不完全符合 I2C 规范：

- GPIO 不支持过电压，所以不支持热插拔，或者由 I2C 系统的其他设备上电。
- I2C 规范中的快速 Plus 模式可以最大灌电流为 20 mA，VOL 最高电压为 0.4 V。但是，GPIO 最大灌电流是 8mA，VOL 最大电压为 0.6 V。
- 快速模式和快速 Plus 模式规定了最小的下降时间，GPIO 模块无法符合完全这个规范；GPIO 的慢速强驱动 (slow strong) 模式可以帮助符合规范，但是还取决于总线上的负载。
- 当 SCB 作为 I2C 主机时，NACK 之后和重复的 START 之前，会插入一个 IDLE 状态；而标准的 I2C 规定在 STOP 后，设备会释放总线，以便其它的主设备可以发起新一轮的仲裁。
- 当 SCB 作为 I2C 从机时，并且外部时钟的地址匹配使能 (EC_AM = 1)，同时工作在内部时钟模式 (EC_OP = 0)，那么地址匹配必须是偶数。

UART 模式： 这个全功能的 UART 接口，可以工作在高达 1Mbps 下。它支持 LIN、红外接口 (IrDA)，以及 SmartCard (IS07816) 协议。另外，它支持 9 位多处理器模式，允许给多个连接到共用的 RX 和 TX 线的外设分配地址。支持常用的 UART 功能，比如奇偶校验、帧错误、该模式不支持硬件握手，如果需要，可以通过基于 UDB 可编程逻辑模块来实现 UART 的硬件握手。

SPI 模式： SPI 模式支持完全的 Motorola SPI，TI SSP 以及 National Microwire。SPI 模块也支持 FIFO 以及和 Cypress EzSPI 模式，可以减少数据交换的次数。

GPIO

PSoC 4200 支持最多 36 个 GPIO，可以实现以下功能：

- 八个驱动模式，包括：强推挽、电阻上拉、电阻下拉、弱电阻上下拉、开漏级、开源级、模拟输入（高阻）、数字输入（高阻）
- 输入电平模式选择（CMOS 或 LVTTTL）
- 独立控制输入输出的禁用
- 可以锁定先前状态的保持模式（用于在深度睡眠和休眠模式下保持 I/O 的状态）
- 针对 dV/dt 相关噪声，摆率可调，可以改善 EMI 问题

每八个引脚组成一个端口。在上电或者重启的过程中，GPIO 模块为强制禁用状态，以防误触发或导致过量的启动电流。一个高速 I/O 矩阵（High speed I/O matrix）的用来复用各个可以被连接到 I/O 引脚的信号。对固定功能外设来说，引脚分配是固定的，以减小内部复用的复杂度（这些信号不经过 DSI 网络）。DSI 信号不受此专用管脚影响，所以 UDB 的信号可以通过 DSI 网络被路由到任何一个 GPIO 管脚。

数据输出和引脚状态寄存器分别存储输出到引脚的值和引脚实际的状态。

每个 I/O 都可以产生中断，每个端口有一个中断请求寄存器（IRQ）和中断服务向量（ISR）。因为 PSoC 4200 有 4.5 个端口，所以有 5 个 IRQ 和 ISR。

特殊功能外设

LCD 段驱动

PSoC 4200 包含一个 LCD 控制器，可以驱动多达四个公用端（COM）和 32 个段（Segment）。它使用完全数字化的方法来驱动 LCD 的段，这包括数字关联（digital correlation）和脉宽调制（PWM）。

数字关联模式利用 LCD 的对比度取决于段上的电压有效值的特性，直接用逻辑电平来驱动公共端（COM）和段（SEG）。利用 COM 和 SEG 的不同相位关系对应的两种差的不同有效值来决定 LCD 开通或关闭。

数字相关模式适用于超扭曲向列型（STN）显示屏，但是对扭曲向列型（TN）显示器可能效果不是很理想。

PWM 模式利用面板内在的电阻电容形成的低通滤波器，将不同占空比的 PWM 滤波形成偏置电压。PWM 模式对 TN 屏的显示效果较好，但是功耗比数字关联模式大。PSoC 4200 在深度睡眠模式下，仍然可以支持 LCD 继续工作。

触摸感应（CapSense）

PSoC 4200 的 Capsense 模块可以通过模拟总线连到任意一个 GPIO 引脚。客户可以使用 PSoC® Creator 中的 CapSense 组件来进行开发。

PSoC 4200 使用 Delta-Sigma 调制器（CSD）来感测外部电容变化。支持防水功能，通过在屏蔽电极（shield）和感应电容（sensor）上驱动相同的波形，来消除水膜给传感器带来的影响。

CSD 模块中有两个输出电流型数模转换器（IDAC）。如果用户不需要实现 CapSense 功能这两个 IDAC 都可以作为通用用途。在不需要防水的 CapSense 应用中，用户可以使用一个 IDAC 作为通用用途。

引脚分布

以下为 PSoC 4200 的引脚列表。端口 2 包括了逐次逼近型 ADC 复用器的高速模拟输入。P1.7 是 SAR ADC 的外部参考源输入或者旁路电容的外接引脚。端口 3/4 包括了许多数字通讯通道。所有的 GPIO 支持 CSD/LCD/ 内部模拟总线 (AMUXBUS)。

Pins		44-pin TQFP		40-pin QFN		28-pin SSOP		Alternate Functions for Pins					Pin Description
Name	Type	Pin	Name	Pin	Name	Pin	Name	Analog	Alt 1	Alt 2	Alt 3	Alt 4	
VSSD	Power	1(DN)	VSS	DN	–	DN	–	–	–	–	–	–	Digital Ground
P2.0	GPIO	2	P2.0	1	P2.0	–	–	sarmux.0	–	–	–	–	Port 2 Pin 0: gpio, lcd, csd, sarmux
P2.1	GPIO	3	P2.1	2	P2.1	–	–	sarmux.1	–	–	–	–	Port 2 Pin 1: gpio, lcd, csd, sarmux
P2.2	GPIO	4	P2.2	3	P2.2	5	P2.2	sarmux.2	–	–	–	–	Port 2 Pin 2: gpio, lcd, csd, sarmux
P2.3	GPIO	5	P2.3	4	P2.3	6	P2.3	sarmux.3	–	–	–	–	Port 2 Pin 3: gpio, lcd, csd, sarmux
P2.4	GPIO	6	P2.4	5	P2.4	7	P2.4	sarmux.4	tcpwm0_p[1]	–	–	–	Port 2 Pin 4: gpio, lcd, csd, sarmux, pwm
P2.5	GPIO	7	P2.5	6	P2.5	8	P2.5	sarmux.5	tcpwm0_n[1]	–	–	–	Port 2 Pin 5: gpio, lcd, csd, sarmux, pwm
P2.6	GPIO	8	P2.6	7	P2.6	9	P2.6	sarmux.6	tcpwm1_p[1]	–	–	–	Port 2 Pin 6: gpio, lcd, csd, sarmux, pwm
P2.7	GPIO	9	P2.7	8	P2.7	10	P2.7	sarmux.7	tcpwm1_n[1]	–	–	–	Port 2 Pin 7: gpio, lcd, csd, sarmux, pwm
TP1	Test	–	–	–	–	–	–	–	–	–	–	–	Test pad (not bonded)
TP2	Test	–	–	–	–	–	–	–	–	–	–	–	Test pad (not bonded)
–	–	10(DN)	VSS	9(DN)	VSS	–	–	–	–	–	–	–	Package pin to lead frame paddle downbond
P3.0	GPIO	11	P3.0	10	P3.0	11	P3.0	–	tcpwm0_p[0]	scb1_uart_rx[0]	scb1_i2c_scl[0]	scb1_spi_mosi[0]	Port 3 Pin 0: gpio, lcd, csd, pwm, scb1
P3.1	GPIO	12	P3.1	11	P3.1	12	P3.1	–	tcpwm0_n[0]	scb1_uart_tx[0]	scb1_i2c_sda[0]	scb1_spi_miso[0]	Port 3 Pin 1: gpio, lcd, csd, pwm, scb1
P3.2	GPIO	13	P3.2	12	P3.2	13	P3.2	–	tcpwm1_p[0]	–	swd_io	scb1_spi_clk[0]	Port 3 Pin 2: gpio, lcd, csd, pwm, scb1, swd
VSSD	Power	DN	–	DN	–	DN	–	–	–	–	–	–	Digital Ground
P3.3	GPIO	14	P3.3	13	P3.3	14	P3.3	–	tcpwm1_n[0]	–	swd_clk	scb1_spi_ssel_0[0]	Port 3 Pin 3: gpio, lcd, csd, pwm, scb1, swd
P3.4	GPIO	15	P3.4	14	P3.4	–	–	–	tcpwm2_p[0]	–	–	scb1_spi_ssel_1	Port 3 Pin 4: gpio, lcd, csd, pwm, scb1
P3.5	GPIO	16	P3.5	15	P3.5	–	–	–	tcpwm2_n[0]	–	–	scb1_spi_ssel_2	Port 3 Pin 5: gpio, lcd, csd, pwm, scb1
P3.6	GPIO	17	P3.6	16	P3.6	–	–	–	tcpwm3_p[0]	–	–	scb1_spi_ssel_3	Port 3 Pin 6: gpio, lcd, csd, pwm, scb1
P3.7	GPIO	18	P3.7	17	P3.7	–	–	–	tcpwm3_n[0]	–	–	–	Port 3 Pin 7: gpio, lcd, csd, pwm
VDDD	Power	19	VDDD	–	–	–	–	–	–	–	–	–	Digital Supply, 1.8 V–5.5 V
P4.0	GPIO	20	P4.0	18	P4.0	15	P4.0	–	–	scb0_uart_rx	scb0_i2c_scl	scb0_spi_mosi	Port 4 Pin 0: gpio, lcd, csd, scb0
P4.1	GPIO	21	P4.1	19	P4.1	16	P4.1	–	–	scb0_uart_tx	scb0_i2c_sda	scb0_spi_miso	Port 4 Pin 1: gpio, lcd, csd, scb0
P4.2	GPIO	22	P4.2	20	P4.2	17	P4.2	csd_c_mod	–	–	–	scb0_spi_clk	Port 4 Pin 2: gpio, lcd, csd, scb0
P4.3	GPIO	23	P4.3	21	P4.3	18	P4.3	csd_c_sh_tank	–	–	–	scb0_spi_ssel_0	Port 4 Pin 3: gpio, lcd, csd, scb0
P0.0	GPIO	24	P0.0	22	P0.0	19	P0.0	comp1_inp	–	–	–	scb0_spi_ssel_1	Port 0 Pin 0: gpio, lcd, csd, scb0, comp
P0.1	GPIO	25	P0.1	23	P0.1	20	P0.1	comp1_inn	–	–	–	scb0_spi_ssel_2	Port 0 Pin 1: gpio, lcd, csd, scb0, comp

Pins		44-pin TQFP		40-pin QFN		28-pin SSOP		Alternate Functions for Pins					Pin Description
Name	Type	Pin	Name	Pin	Name	Pin	Name	Analog	Alt 1	Alt 2	Alt 3	Alt 4	
P0.2	GPIO	26	P0.2	24	P0.2	21	P0.2	comp2_inp	-	-	-	scb0_spi_ssel_3	Port 0 Pin 2: gpio, lcd, csd, scb0, comp
P0.3	GPIO	27	P0.3	25	P0.3	22	P0.3	comp2_inn	-	-	-	-	Port 0 Pin 3: gpio, lcd, csd, comp
P0.4	GPIO	28	P0.4	26	P0.4	-	-	-	-	scb1_uart_rx[1]	scb1_i2c_scl[1]	scb1_spi_mosi[1]	Port 0 Pin 4: gpio, lcd, csd, scb1
P0.5	GPIO	29	P0.5	27	P0.5	-	-	-	-	scb1_uart_tx[1]	scb1_i2c_sda[1]	scb1_spi_miso[1]	Port 0 Pin 5: gpio, lcd, csd, scb1
P0.6	GPIO	30	P0.6	28	P0.6	23	P0.6	-	ext_clk	-	-	scb1_spi_clk[1]	Port 0 Pin 6: gpio, lcd, csd, scb1, ext_clk
P0.7	GPIO	31	P0.7	29	P0.7	24	P0.7	-	-	-	wakeup	scb1_spi_ssel_0[1]	Port 0 Pin 7: gpio, lcd, csd, scb1, wakeup
XRES	XRES	32	XRES	30	XRES	25	XRES	-	-	-	-	-	Chip reset, active low
VCCD	Power	33	VCCD	31	VCCD	26	VCCD	-	-	-	-	-	Regulated supply, connect to 1µF cap or 1.8 V
VCCD	Power	33	VCCD	31	VCCD	26	VCCD						
VSSD	Power	DN	-	DN	-	DN	-	-	-	-	-	-	Digital Ground
VDDD	Power	34	VDDD	32	VDDD	27	VDD	-	-	-	-	-	Digital Supply, 1.8 V–5.5 V
VDDA	Power	35	VDDA	33	VDDA	27	VDD	-	-	-	-	-	Analog Supply, 1.8 V–5.5 V, equal to VDDD
VSSA	Power	36	VSSA	34	VSSA	28(DN)	VSS	-	-	-	-	-	Analog Ground
P1.0	GPIO	37	P1.0	35	P1.0	1	P1.0	ctb.oa0.inp	tcpwm2_p[1]	-	-	-	Port 1 Pin 0: gpio, lcd, csd, ctb, pwm
P1.1	GPIO	38	P1.1	36	P1.1	2	P1.1	ctb.oa0.inm	tcpwm2_n[1]	-	-	-	Port 1 Pin 1: gpio, lcd, csd, ctb, pwm
P1.2	GPIO	39	P1.2	37	P1.2	3	P1.2	ctb.oa0.out	tcpwm3_p[1]	-	-	-	Port 1 Pin 2: gpio, lcd, csd, ctb, pwm
P1.3	GPIO	40	P1.3	38	P1.3	-	-	ctb.oa1.out	tcpwm3_n[1]	-	-	-	Port 1 Pin 3: gpio, lcd, csd, ctb, pwm
P1.4	GPIO	41	P1.4	39	P1.4	-	-	ctb.oa1.inm	-	-	-	-	Port 1 Pin 4: gpio, lcd, csd, ctb
P1.5	GPIO	42	P1.5	-	-	-	-	ctb.oa1.inp	-	-	-	-	Port 1 Pin 5: gpio, lcd, csd, ctb
P1.6	GPIO	43	P1.6	-	-	-	-	ctb.oa0.inp_alt	-	-	-	-	Port 1 Pin 6: gpio, lcd, csd
P1.7	GPIO	44	P1.7	40	P1.7	4	P1.7	ctb.oa1.inp_alt ext_vref	-	-	-	-	Port 1 Pin 7: gpio, lcd, csd, ext_ref

引脚说明如下:

VDDD: 数字和模拟电路的电源输入（无 VDDA 引脚封装）

VDDA: 模拟电路的电源输入（只在封装允许的情况下）；在小封装中由 VDDD 提供

VSSA: 模拟地（只在封装允许的情况下）；在小封装中短路到 VSS

VSS: 地引脚

VCCD: 调节后的数字电源（1.8V±5%）

LCD 的公共端或者段可以接到任何一个 GPIO；CSD 的感应和屏蔽引脚可以通过 AMUXBUS A 或 B 连接到任何 GPIO。

支持以下封装：44-pin TQFP, 40-pin QFN, and 28-pin SSOP

图 5. 44 引脚 TQFP 部件的引脚分布图

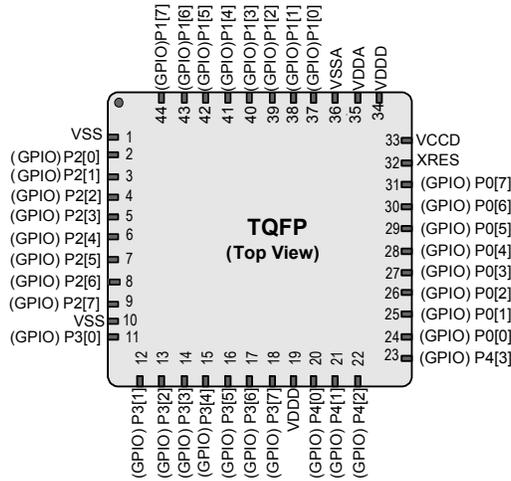


图 6. 40 引脚 QFN 部件的引脚分布图

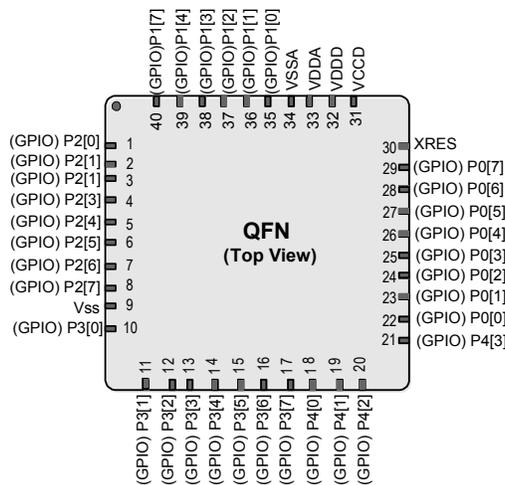
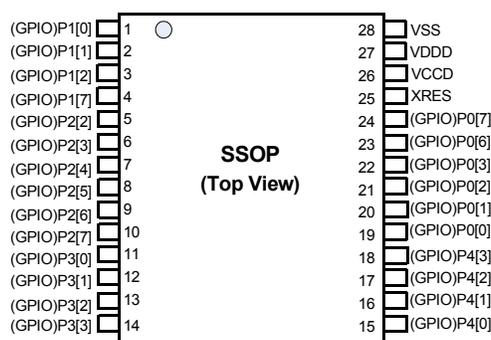


图 7. 28 引脚 SSOP 部件的引脚分布图



电源

以下示意图显示了 PSoc4200 电源引脚的连接图。芯片内部主要有四个电压调节器，活动状态和低噪声电压调节器可以在活动和睡眠状态工作，深度睡眠调节器和休眠调节器在相应的状态下工作。在较大的封装中，VDDD 给数字系统供电，VDDA 给模拟系统供电。

PSoc4200 可以由两种外部电源供给模式：未调节的外部电源，以及经过调节的外部电源。

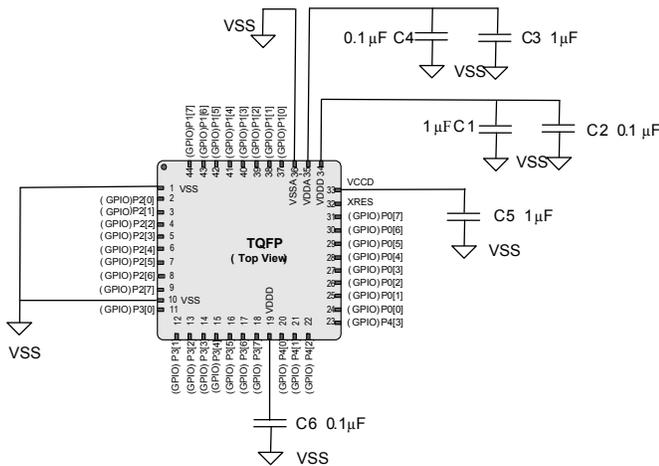
未调节的外部电源

在这种模式中，PSoc4200 可由 1.8V 至 5.5V 的外部电源供电。这也是专门为电池供电的系统设计的，比如电池的电压从初始的 3.5V 将至 1.8V 的情况。芯片内部的调节器可以在外部输入电压变化的情况下，芯片内部电压稳定。VCCD 是内部调节器的输出端，在这种模式下，必须接一个外部电容到地（1-1.6 μF ；X5R 或者更好）。

VDDA 和 VDDD 必须用同一电源供电，但可以将供电路径分开，以隔离模拟电路和数字电路的电流。VSSA 必须短路到 VSS。VDDD 和 VDDA 需要加一个 1 μF 和 0.1 μF 并联的去耦电容到地。PCB 走线需要注意走线和电容的寄生参数，必要时通过仿真得到最佳的去耦效果。

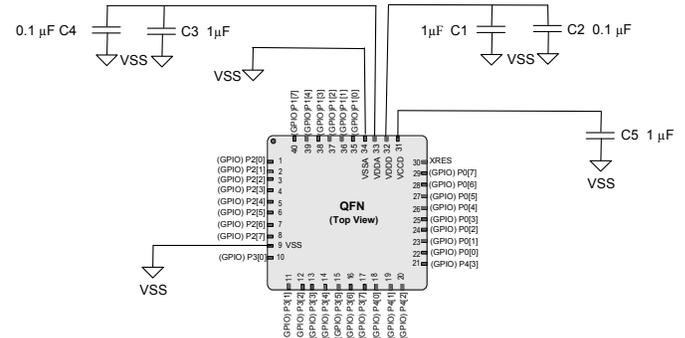
在不同封装中去耦电容的接法如下图。

Figure 8. 44-pin TQFP 封装例子



电源	去耦电容
VDDD-VSS	0.1 μF 陶瓷电容 (C2, C6) 加上一个大电容 1 to 10 μF (C1)。
VDDA-VSSA	0.1 μF 陶瓷电容 (C4). 加上 1 μF to 10 μF (C3) 大电容。
VCCD-VSS	1 μF 陶瓷电容加在 VCCD 引脚 (C5)
VREF-VSSA (optional)	SARADC 内部参考电压，工作在较快的采样率时也需要外加一个 1 μF 到 10 μF 的电容。

Figure 9. 40-pin QFN 封装例子



开发支持

PSoC 4200 系列拥有一系列丰富的文档、开发工具和在线资源支持，能够在开发过程中为您提供帮助。要了解更多信息，请访问：

psoc.cypress.com/getting-started

文档

为确保您可以快速找到问题的答案。本节列出一些其他的关键文档，以供参考。

软件用户指南：有关如何使用 PSoC® Creator 的分步指导。软件用户指南详细介绍了 PSoC® Creator 构建流程如何工作、如何将源控件与 PSoC® Creator 结合使用等信息。

组件数据手册： PSoC® 非常灵活，在投入生产很长时间后依然可以创建新的外设（组件）。组件数据表提供了选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流规范。

应用笔记： PSoC® 应用笔记深入讨论了 PSoC® 的特定应用，例如无刷直流电机控制和片上滤波。除了应用笔记文档之外，应用笔记通常还包括示例项目。

技术参考手册： 技术参考手册包括了您在使用 PSoC® 器件时所有需要的技术细节，包括所有 PSoC® 寄存器的详细说明。

在线资源

除了印刷文档之外，您还可以随时通过赛普拉斯 PSoC 论坛，与世界各地的 PSoC 用户和专家进行交流。

工具

PSoC 4200 系列所具备的业界标准的内核、编程和调试接口，是开发工具体系的一个组成部分。有关易于使用的创新型 CyDesign IDE、所支持的第三方编译器、编程器、调试器和开发工具包的最新信息，请访问我们的网站：

www.cypress.com/go/psoccreator

电气规范

最大额定值

表 1. 最大额定值^[1]

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID1	V _{DD_ABS}	相对于 V _{SSD} 的数字供电电压	-0.5	-	6	V	绝对最大值
SID2	V _{CCD_ABS}	相对于 V _{SSD} 的数字内核供电电压	-0.5	-	1.95	V	绝对最大值
SID3	V _{GPIO_ABS}	GPIO 电压	-0.5	-	V _{DD} + 0.5	V	绝对最大值
SID4	I _{GPIO_ABS}	GPIO 的电流	-	-	100	mA	绝对最大值
SID5	I _{GPIO_CLAMP}	GPIO 的钳位电流	TBD	-	TBD	mA	绝对最大值

Note

- 在表 1 中所列条件以上使用可能会造成芯片永久性损坏。暴露在绝对最大值长时间可能会影响器件的可靠性。低于绝对最大的条件，但高于正常工作条件下使用时，设备可能不符合性能规范。

器件级规范

所有的规范适用于 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 和 $T_J \leq 100^{\circ}\text{C}$ 条件下，除非特别说明。所有的规范适用于 1.71 V to 5.5 V，除非特别说明。

表 2. 直流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID53	V _{DDD}	电源引脚的输入电压	1.8	–	5.5	V	电压调节器使能
SID255	V _{DDD}	数字供电电压（绕过数字系统电压调节器）	1.71	1.8	1.89	V	外部电压直接直接供电
SID54	V _{CCD}	数字内核供电电压	–	1.8	–	V	
SID55	C _{EFC}	外部调节器电压旁路	1	1.3	1.6	μF	X5R 陶瓷或者更好的电容
SID56	C _{EXC}	电源去耦电容	–	1	–	μF	X5R 陶瓷或者更好的电容
活动模式，V _{DDD} = 1.71 to 5.5 V。典型值于 VDD = 3.3 V 时测得							
SID9	I _{DD5}	从闪存执行；CPU 工作在 6 MHz	–	–	2.8	mA	
SID10	I _{DD6}	从闪存执行；CPU 工作在 6 MHz	–	2.2	–	mA	T = 25 °C
SID12	I _{DD8}	从闪存执行；CPU 工作在 12 MHz	–	–	4.2	mA	
SID13	I _{DD9}	从闪存执行；CPU 工作在 12 MHz	–	3.7	–	mA	T = 25 °C
SID16	I _{DD11}	从闪存执行；CPU 工作在 24 MHz	–	6.7	–	mA	T = 25 °C
SID17	I _{DD12}	从闪存执行；CPU 工作在 24 MHz	–	–	7.2	mA	
SID19	I _{DD14}	从闪存执行；CPU 工作在 48 MHz	–	12.8	–	mA	T = 25 °C
SID20	I _{DD15}	从闪存执行；CPU 工作在 48 MHz	–	–	13.8	mA	
睡眠模式，V _{DDD} = 3.6 to 5.5 V（开启内部电压调节器，6MHz）							
SID25	I _{DD20}	CPU 睡眠。I ² C，WDT 和比较器工作	–	1200	–	μA	T = 25 °C
深度睡眠模式，V _{DDD} = 1.8 to 3.6 V（开启内部电压调节器）							
SID31	I _{DD26}	CPU 睡眠。I ² C，WDT 工作	–	1.3	–	μA	T = 25 °C, 3.6 V
SID32	I _{DD27}	CPU 睡眠。I ² C，WDT 工作	–	–	50	μA	T = 85 °C
深度睡眠模式，V _{DDD} = 3.6 to 5.5 V							
SID34	I _{DD29}	CPU 睡眠。I ² C，WDT 工作	–	15	–	μA	T = 25 °C, 5.5 V
深度睡眠模式，V _{DDD} = 1.71 to 1.89 V（旁路内部电压调节器）							
SID37	I _{DD32}	CPU 睡眠。I ² C，WDT 工作	–	1.7	–	μA	T = 25 °C
SID38	I _{DD33}	CPU 睡眠。I ² C，WDT 工作	–	–	440	μA	T = 85 °C
休眠模式，V _{DDD} = 1.8 to 3.6 V（开启内部电压调节器，由 Characterization 保证）							
SID40	I _{DD35}	GPIO 和复位电路工作	–	150	–	nA	T = 25 °C
SID41	I _{DD36}	GPIO 和复位电路工作	–	–	1	μA	T = 85 °C
休眠模式，V _{DDD} = 3.6 to 5.5 V（由 Characterization 保证）							
SID43	I _{DD38}	GPIO 和复位电路工作	–	150	–	nA	T = 25 °C
休眠模式，V _{DDD} = 1.71 to 1.89 V（旁路内部电压调节器，由 Characterization 保证）							
SID46	I _{DD41}	GPIO 和复位电路工作	–	150	–	nA	T = 25 °C
SID47	I _{DD42}	GPIO 和复位电路工作	–	–	1	μA	T = 85 °C
停止模式，V _{DDD} =3.3V							
SID304	I _{DD43A}	停止模式电路	–	20	80	nA	
XRES 电流							
SID307	I _{DD_XR}	XRES 发生时电流	–	2	5	mA	

表 3. 交流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID48	F_{CPU}	中央处理器频率	DC	–	48	MHz	$1.71 \leq V_{DD} \leq 5.5$
SID49	T_{SLEEP}	从睡眠模式的唤醒时间	–	0	–	μs	由 characterization 保证
SID50	$T_{DEEPSLEEP}$	从深度睡眠模式的唤醒时间	–	–	25	μs	24 MHz IMO. 由 characterization 保证
SID51	$T_{HIBERNATE}$	从休眠模式或停止模式唤醒的时间	–	–	2	ms	由 characterization 保证
SID52	$T_{RESETWIDTH}$	外部复位脉冲宽度	1	–	–	μs	由 characterization 保证

GPIO

表 4. GPIO 直流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID57	$V_{IH}^{[2]}$	输入电平为高的判决门限	$0.7 \times V_{DDD}$	–	–	V	CMOS 输入
SID58	V_{IL}	输入电平为低的判决门限	–	–	$0.3 \times V_{DDD}$	V	CMOS 输入
SID241	$V_{IH}^{[2]}$	LVTTL 高电平门限, $V_{DDD} < 2.7V$	$0.7 \times V_{DDD}$	–	–	V	
SID242	V_{IL}	LVTTL 低电平门限, $V_{DDD} < 2.7V$	–	–	$0.3 \times V_{DDD}$	V	
SID243	$V_{IH}^{[2]}$	高电平门限, LVTTL, $V_{DDD} \geq 2.7V$	2.0	–	–	V	
SID244	V_{IL}	低电平门限, LVTTL, $V_{DDD} \geq 2.7V$	–	–	0.8	V	
SID59	V_{OH}	输出高电平	V_{DDD} –0.6	–	–	V	$I_{OH} = 4 \text{ mA at } V_{DDD} = 3 \text{ V}$
SID60	V_{OH}	输出高电平	V_{DDD} –0.5	–	–	V	$I_{OH} = 1 \text{ mA at } V_{DDD} = 1.8 \text{ V}$
SID61	V_{OL}	输出低电平	–	–	0.6	V	$I_{OL} = 4 \text{ mA at } V_{DDD} = 1.8 \text{ V}$
SID62	V_{OL}	输出低电平	–	–	0.6	V	$I_{OL} = 8 \text{ mA at } V_{DDD} = 3 \text{ V}$
SID65A	V_{OL}	输出低电平	–	–	0.4		$I_{OL} = 3 \text{ mA}$ $V_{DDD} = 3 \text{ V}$
SID63	R_{PULLUP}	上拉电阻	3.5	5.6	8.5	k Ω	
SID64	$R_{PULLDOWN}$	下拉电阻	3.5	5.6	8.5	k Ω	
SID65	I_{IL}	输入漏电流 (最大绝对值)	–	–	2	nA	$25^\circ \text{C}, V_{DDD} = 3.0 \text{ V}$
SID65A	I_{IL_CTBM}	CTBm 输入漏电流 (最大绝对值)	–	–	4	nA	
SID66	C_{IN}	输入电容	–	–	7	pF	
SID67	V_{HYSTTL}	输入磁滞 LVTTL 电平	25	40	–	mV	$V_{DDD} \geq 2.7 \text{ V}$ 由 characterization 保证
SID68	$V_{HYSCMOS}$	输入磁滞 CMOS 电平	$0.05 \times V_{DDD}$	–	–	mV	由 characterization 保证
SID69	I_{DIODE}	流经保护二极管到 V_{DD} , V_{SS} 的电流	–	–	100	μA	由 characterization 保证
SID69A	I_{TOT_GPIO}	最大输入 / 输出电流	–	–	200	mA	由 characterization 保证

Note

 2. V_{IH} 不能超过 $V_{DDD} + 0.2$.

表 5. GPIO 交流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID70	T_{RISEF}	上升时间 (fast strong mode)	2	–	12	ns	3.3 V V_{DD} , Clod = 25 pF
SID71	T_{FALLF}	下降时间 (fast strong mode)	2	–	12	ns	3.3 V V_{DD} , Clod = 25 pF
SID72	T_{RISES}	上升时间 (slow strong mode)	10	–	60		3.3 V V_{DD} , Clod = 25 pF
SID73	T_{FALLS}	下降时间 (slow strong mode)	10	–	60		3.3 V V_{DD} , Clod = 25 pF
SID74	$F_{GPIOOUT1}$	3.3 V $\leq V_{DD} \leq 5.5$ V, GPIO 输出频率 (Fast strong mode)	–	–	33	MHz	90/10%, 25 pF 负载, 60/40 占空比
SID75	$F_{GPIOOUT2}$	1.7 V $\leq V_{DD} \leq 3.3$ V, GPIO 输出频率 (Fast strong mode)	–	–	16.7	MHz	90/10%, 25 pF 负载, 60/40 占空比
SID76	$F_{GPIOOUT3}$	3.3 V $\leq V_{DD} \leq 5.5$ V, GPIO 输出频率 (Slow strong mode)	–	–	7	MHz	90/10%, 25 pF 负载, 60/40 占空比
SID245	$F_{GPIOOUT4}$	1.7 V $\leq V_{DD} \leq 3.3$ V, GPIO 输出频率 (Slow strong mode)	–	–	3.5	MHz	90/10%, 25 pF 负载, 60/40 duty 占空比
SID246	F_{GPIOIN}	1.71 V $\leq V_{DD} \leq 5.5$ V GPIO 输入工作频率	–	–	48	MHz	90/10% Vio

外部复位 XRES

表 6. XRES 直流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID77	V_{IH}	输入高电压门限	$0.7 \times V_{DDD}$	–	–	V	CMOS 输入
SID78	V_{IL}	输入低电压门限	–	–	$0.3 \times V_{DDD}$	V	CMOS 输入
SID79	R_{PULLUP}	上拉电阻	3.5	5.6	8.5	k Ω	
SID80	C_{IN}	输入电容	–	3	–	pF	
SID81	$V_{IH XRES}$	输入电压磁滞	–	100	–	mV	由 characterization 保证
SID82	I_{DIODE}	流进保护二极管到 V_{DDD} , V_{SS} 的电流	–		100	μ A	由 characterization 保证

表 7. XRES 交流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID83	$T_{RESETWIDTH}$	复位脉冲宽度	1	–	–	μ s	由 characterization 保证

模拟外设

运算放大器

表 8. 运放参数规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
	I _{DD}	运放模块电流. 没有负载	-	-	-	-	
SID269	I _{DD_HI}	高功耗	-	1000	1300	uA	
SID270	I _{DD_MED}	中等功耗	-	320	500	uA	
SID271	I _{DD_LOW}	低功耗	-	250	350	uA	
	GBW	负载 20pF, 0.1mA, V _{DDA} =2.7V	-	-	-	-	
SID272	GBW_HI	高功耗	6	-	-	MHz	
SID273	GBW_MED	中等功耗	4	-	-	MHz	
SID274	GBW_LO	低功耗	-	1	-	MHz	
	I _{OUT_MAX}	V _{DDA} ≥ 2.7V, 输出较电压轨压降 500mV	-	-	-	-	
SID275	I _{OUT_MAX_HI}	高功耗	10	-	-	mA	
SID276	I _{OUT_MAX_MID}	中等功耗	10	-	-	mA	
SID277	I _{OUT_MAX_LO}	低功耗	-	5	-	mA	
	I _{OUT}	V _{DDA} =1.71V, 输出较电压轨压降 500mV	-	-	-	-	
SID278	I _{OUT_MAX_HI}	高功耗	4	-	-	mA	
SID279	I _{OUT_MAX_MID}	中等功耗	4	-	-	mA	
SID280	I _{OUT_MAX_LO}	低功耗	-	2	-	mA	
SID281	V _{IN}	电荷泵 (Charge pump) 开启, V _{DDA} ≥ 2.7V	-0.05	-	V _{DDA} -0.2	V	
SID282	V _{CM}	电荷泵 (Charge pump) 开启, V _{DDA} ≥ 2.7V	-0.05	-	V _{DDA} -0.2	V	
	V _{OUT}	V _{DDA} ≥ 2.7V	-	-	-		
SID283	V _{OUT_1}	高功耗, 负载电流 I _{load} =10mA	0.5	-	V _{DDA} -0.5		
SID284	V _{OUT_2}	高功耗, 负载电流 I _{load} =1mA	0.2	-	V _{DDA} -0.2		
SID285	V _{OUT_3}	中等功耗, 负载电流 I _{load} =1mA	0.2	-	V _{DDA} -0.2		
SID286	V _{OUT_4}	低功耗, 负载电流 I _{load} =0.1mA	0.2	-	V _{DDA} -0.2		
SID288	V _{OS_TR}	校准后失调电压	1	±0.5	1	mV	
SID288A	V _{OS_TR}	校准后失调电压	-	±1	-	mV	
SID288B	V _{OS_TR}	校准后失调电压	-	±2	-	mV	
SIDS290	V _{OS_DR_TR}	校准后电压温漂	-10	±3	10	uV/C	
SID290A	V _{OS_DR_TR}	校准后电压温漂	-	±10	-		
SID290B	V _{OS_DR_TR}	校准后电压温漂	-	±10	-		
SID291	CMRR	共模抑制比 (1KHz)	70	80	-	dB	
SID292	PSRR	电源抑制比 (1KHz)	70	85	-	dB	
	Noise		-	-	-		
SID293	V _{N1}	1Hz-1GHz, 高功耗时等效输入噪声	-	94		uVrms	
SID294	V _{N2}	1KHz, 高功耗时等效输入噪声	-	72		nV/rtHz	
SID295	V _{N3}	10KHz, 高功耗时等效输入噪声	-	28		nV/rtHz	
SID296	V _{N4}	100KHz, 高功耗时等效输入噪声	-	15		nV/rtHz	
SID297	Cload	运放稳定的最大负载电容, 要满足性能规范最大电容需小于 50pF	-	-	125	pF	

表 8. 运放参数规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID298	Slew_rate	负载 50pF, 高功耗, $V_{DDA} \geq 2.7V$	6	-	-	V/usec	
SID299	T_op_wake	从禁用到使能的响应时间 (不考虑外部 RC)	-	300	-	usec	
	Comp_mode		-	-	-		
SID300	T _{PD1}	高功耗时, 响应时间	-	150	-	nsec	
SID301	T _{PD2}	中等功耗时, 响应时间	-	400	-	nsec	
SID302	T _{PD3}	低功耗时, 响应时间	-	2000	-	nsec	
SID303	V _{hyst_op}	磁滞电压	-	10	-	mV	

低功耗比较器

表 9. 比较器直流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID84	V _{OFFSET1}	输入失调电压, 工厂校准	-	-	±10	mV	
SID85	V _{OFFSET2}	输入失调电压, 用户校准后	-	-	±4	mV	由 characterization 保证
SID86	V _{HYST}	比较器磁滞电压	-	10	35	mV	由 characterization 保证
SID87	V _{ICM1}	正常模式下, 输入共模电压	0	-	V _{DDD} -0.1	V	一般模式和低功耗模式. 由 characterization 保证
SID247	V _{ICM2}	低功耗模式下, 输入共模电压	-	-	V _{DDD}	V	由 characterization 保证
SID247A	V _{ICM2}	超低功耗模式下, 输入共模电压	-	-	V _{DDD} -1.15	V	由 characterization 保证
SID88	CMRR	共模抑制比	50	-	-	dB	V _{DDD} ≥ 2.7 V. 由 characterization 保证
SID88	CMRR	共模抑制比	42	-	-		V _{DDD} < 2.7 V. 由 characterization 保证
SID89	I _{CMP1}	一般模式下的模块电流	-	280	-	μA	由 characterization 保证
SID248	I _{CMP2}	低功耗模式下的模块电流	-	50	-	μA	由 characterization 保证
SID259	I _{CMP3}	超低功耗模式下的模块电流	-	6	-	μA	由 characterization 保证
SID90	Z _{CMP}	比较器输入阻抗	35	-	-	MΩ	由 characterization 保证

表 10. 比较器交流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID91	T _{RESP1}	一般模式下的响应时间	-	30	38	ns	50 mV 过载
SID258	T _{RESP2}	低功耗模式下的响应时间	-	100	70	ns	50 mV 过载
SID92	T _{RESP3}	超低功耗模式下的响应时间	-	300	2.3	μs	200 mV 过载

温度传感器

表 11. 温度传感器规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID93	T _{SENSACC}	温度传感器精度	-5	±1	+5	°C	-40 to +85 °C

SAR ADC

表 12. SAR ADC 直流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID94	A_RES	分辨率	-	-	12	bits	
SID95	A_CHNIS_S	通道数 - 单端	-	-	8		8 路全速
SID96	A-CHNKS_D	通道数 - 差分	-	-	4		用相邻通道做差分
SID97	A-MONO	单调性	-	-	-		取决于器件特性
SID98	A_GAINERR	增益误差	-	-	±0.1	%	
SID99	A_OFFSET	输入失调电压	-	-	2	mV	1V Vref. 由 characterization 保证
SID100	A_ISAR	电流消耗	-	-	1	mA	
SID101	A_VINS	输入电压范围 - 单端	V _{SS}	-	V _{DDA}	V	取决于器件特性
SID102	A_VIND	输入输入电压范围 - 差分	V _{SS}	-	V _{DDA}	V	取决于器件特性
SID103	A_INRES	输入阻抗	-	-	2.2	KΩ	取决于器件特性
SID104	A_INCAP	输入电容			10	pF	取决于器件特性

表 13. SAR ADC 交流规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID106	A_PSR	电源抑制比	70	-	-	dB	取决于器件特性
SID107	A_CMRR	共模抑制比	66	-	-	dB	
SID108	A_SAMP	采样率	-	-	1	Msp	取决于器件特性
SID109	A_SNR	信号与噪声和失真比 (SINAD)	65	-	-	dB	取决于器件特性
SID111	A_INL	积分非线性	-1.7	-	+2	LSB	V _{DD} = 1.71 to 5.5, 1 Msp, V _{ref} = 1 to 5.5, 取决于器件特性
SID111A	A_INL	积分非线性	-1.5		+1.7	LSB	V _{DDD} = 1.71 to 3.6, 1 Msp, V _{ref} = 1.71 to V _{DDD} , 取决于器件特性
SID111B	A_INL	积分非线性	-1.5		+1.7		V _{DDD} = 1.71 to 5.5, 500 Ksp, V _{ref} = 1 to 5.5, 取决于器件特性
SID112	A_DNL	差分非线性	-1	-	+2.2	LSB	V _{DD} = 1.71 to 5.5, 1 Msp, V _{ref} = 1 to 5.5, 取决于器件特性
SID112A	A_DNL	差分非线性	-1		+2		V _{DDD} = 1.71 to 3.6, 1 Msp, V _{ref} = 1.71 to V _{DDD} , 取决于器件特性

表 13. SAR ADC 交流规范 (续)

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID112B	A_DNL	差分非线性	-1		+2.2		VDD = 1.71 to 5.5, 1 Msps, Vref = 1 to 5.5, 取决于器件特性
SID113	A_THD	总谐波失真	-	-	-65	dB	取决于器件特性。FIN= 10KHz

IDAC

表 14. CSD 模块规范

Spec ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
CSD IDAC 规范							
SID308	VCSD	工作电压范围	1.71	-	5.5	V	
SID309	IDAC1	8 位 IDAC, 差分非线性 (DNL)	-1	-	1	LSB	
SID310	IDAC1	8 位 IDAC, 积分非线性 (INL)	-3	-	3	LSB	
SID311	IDAC2	7 位 IDAC, 差分非线性 (DNL)	-1	-	1	LSB	
SID312	IDAC2	7 位 IDAC, 积分非线性 (INL)	-3	-	3	LSB	
SID313	SNR	信噪比, 信号与噪声的计数比	5	-	-	比值	
SID314	IDAC1_CRT1	高阈值模式 IDAC1(8 位) 的输出电流	-	612	-	μA	
SID314A	IDAC1_CRT2	低阈值模式 IDAC1(8 位) 的输出电流	-	306	-	μA	
SID315	IDAC2_CRT1	高阈值模式 IDAC2(7 位) 的输出电流	-	304.8	-	μA	
SID315A	IDAC2_CRT2	低阈值模式 IDAC2(7 位) 的输出电流	-	152.4	-	μA	

数字外设

这些规范适用于在计时器模式下的计时器 / 计数器 / PWM 外设。

计时器

表 15. 计时器直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID115	I _{TIM1}	在 3 MHz 时模块消耗电流	-	TBD	19	μA	16 位计数器
SID116	I _{TIM2}	在 12 MHz 时模块消耗电流	-	TBD	66	μA	16 位计数器
SID117	I _{TIM3}	在 48 MHz 时模块消耗电流	-	TBD	285	μA	16 位计数器

表 16. 计时器交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID118	T _{TIMFREQ}	计时器工作频率	-	-	48	MHz	
SID119	T _{CAPWINT}	捕获脉冲宽度 (内部)	42	-	-	ns	
SID120	T _{CAPWEXT}	捕获脉冲跨度 (外部)	42	-	-	ns	
SID121	T _{TIMRES}	计时器分辨率	21	-	-	ns	
SID122	T _{TENWIDINT}	使能脉冲宽度 (内部)	42	-	-	ns	
SID123	T _{TENWIDEXT}	使能脉冲宽度 (外部)	42	-	-	ns	
SID124	T _{TIMRESWINT}	复位脉冲宽度 (内部)	42	-	-	ns	
SID125	T _{TIMRESEXT}	复位脉冲宽度 (外部)	42	-	-	ns	

计数器

表 17. 计数器的直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID126	I _{CTR1}	3 MHz 下, 模块消耗电流	-		19	μA	16 位计数器
SID127	I _{CTR2}	12 MHz 下, 模块消耗电流	-		66	μA	16 位计数器
SID128	I _{CTR3}	48 MHz 下, 模块消耗电流	-		285	μA	16 位计数器

表 18. 计数器的交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID129	T _{CTRFREQ}	计数器工作频率	-	-	48	MHz	
SID130	T _{CTRPWINT}	捕获脉冲宽度 (内部)	42	-	-	ns	
SID131	T _{CTRPWEXT}	捕获脉冲跨度 (外部)	42	-	-	ns	
SID132	T _{CTRES}	计数器分辨率	21	-	-	ns	
SID133	T _{CENWIDINT}	使能脉冲宽度 (内部)	42	-	-	ns	
SID134	T _{CENWIDEXT}	使能脉冲宽度 (外部)	42	-	-	ns	
SID135	T _{CTRRESWINT}	复位脉冲宽度 (内部)	42	-	-	ns	
SID136	T _{CTRRESEXT}	复位脉冲宽度 (外部)	42	-	-	ns	

脉冲宽度调制 (PWM)

表 19. PWM 直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID137	I _{PWM1}	3 MHz 下, 模块消耗电流	-		19	μA	16 位 PWM
SID138	I _{PWM2}	12 MHz 下, 模块消耗电流	-		66	μA	16 位 PWM
SID139	I _{PWM3}	48 MHz 下, 模块消耗电流	-		285	μA	16 位 PWM

表 20. PWM 交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID140	T _{PWMFREQ}	工作频率	-	-	48	MHz	
SID141	T _{PWMPWINT}	脉冲宽度 (内部)	42	-	-	ns	
SID142	T _{PWMEXT}	脉冲宽度 (外部)	42	-	-	ns	
SID143	T _{PWMKILLINT}	关断脉冲 (Kill Signal) 宽度 (内部)	42	-	-	ns	
SID144	T _{PWMKILLEXT}	关断脉冲 (Kill Signal) 宽度 (外部)	42	-	-	ns	
SID145	T _{PWMEINT}	使能脉冲宽度 (内部)	42	-	-	ns	
SID146	T _{PWMENEXT}	使能脉冲宽度 (外部)	42	-	-	ns	
SID147	T _{PWMRESINT}	复位脉冲宽度 (内部)	42	-	-	ns	
SID148	T _{PWMRESEXT}	复位脉冲宽度 (外部)	42	-	-	ns	

I^2C

 表 21. 固定 I^2C 直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID149	I_{I2C1}	100KHz 下, 模块消耗电流	-	TBD	10.5	μA	
SID150	I_{I2C2}	400KHz 下, 模块消耗电流	-	TBD	135	μA	
SID151	I_{I2C3}	1MHz 下, 模块消耗电流	-	TBD	310	μA	
SID152	I_{I2C4}	在深度睡眠下使能 I2C	-	TBD	1.4	μA	

 表 22. 固定 I^2C 交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID153	F_{I2C1}	比特率	-	-	1	Mbps	

LCD 直接驱动

表 23. LCD 直接驱动的直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID154	I_{LCDLOW}	低功耗模式下的工作电流	-	5	-	μA	16 × 4 最小段 50 Hz
SID155	I_{LCDCAP}	每一段 / 公用驱动的 LCD 电容	-	500	5000	pF	设计保证
SID156	LCD_{OFFSET}	持续段偏置	-	20		mV	设计保证
SID157	I_{LCDOP1}	LCD 系统工作电流 $V_{bias} = 5 V$	-	2	-	mA	32 × 4 段 50 Hz 25 °C
SID158	I_{LCDOP2}	LCD 系统工作电流 $V_{bias} = 3.3 V$	-	2	-	mA	32 × 4 段 50 Hz 25 °C

表 24. LCD 直接驱动的交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID159	F_{LCD}	LCD 帧率	10	50	150	Hz	

表 25. 固定 UART 直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位
SID160	I_{UART1}	100 Kbits/sec 时, 模块消耗电流	-		9	μA
SID161	I_{UART2}	1000 Kbits/sec 时, 模块消耗电流	-		312	μA

表 26. 固定 UART 交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位
SID162	F_{UART}	比特率	-	-	1	Mbps

SPI 规范

表 27. 固定 SPI 直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位
SID163	I_{SPI1}	1 Mbits/sec 时, 模块电路消耗	-	TBD	360	μA
SID164	I_{SPI2}	4 Mbits/sec 时, 模块电路消耗	-	TBD	560	μA
SID165	I_{SPI3}	8 Mbits/sec 时, 模块电路消耗	-	TBD	600	μA

表 28. 固定 SPI 交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位
SID166	F _{SPI}	SPI 工作频率（主机或从机）	-	-	8	MHz

表 29. 固定 SPI 主机模式交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位
SID167	T _{DMO}	Sclock 驱动沿结束后到 MOSI 有效的时间	-	-	15	ns
SID168	T _{DSI}	Sclock 捕获沿结束后到 MISO 有效的时间；需要使用 full-clock MISO sampling	20	-	-	ns
SID169	T _{HMO}	在从机捕获边沿后上一次 MOSI 数据的保持时间	0	-	-	ns

表 30. 固定 SPI 从机模式交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位
SID170	T _{DMI}	Sclock 捕获沿结束到 MOSI 有效的时间	40	-	-	ns
SID171	T _{DSO}	Sclock 驱动边沿结束到 MISO 有效的时间	-	42 + 3 × F _{CPU}	25	ns
SID171A	T _{DSO_ext}	在外部时钟模式时，Sclock 驱动边沿结束到 MISO 有效的时间	-	-	48	ns
SID172	T _{HSO}	以前 MISO 数据的保持时间	0	-	-	ns
SID172A	T _{SSELSCK}	第一个 SCK 有效沿到 SSEL 有效的时间	100	-	-	ns

存储器
表 31. 闪存直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID173	V _{PE}	擦除和编程电压	1.71	-	5.5	V	

表 32. 闪存交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID174	T _{ROWWRITE} ^[3]	行（块）写时间（擦除和编程）	-	-	20	ms	Row (block) = 1024 bytes
SID175	T _{ROWERASE} ^[3]	行擦除时间	-	-	13	ms	
SID176	T _{ROWPROGRAM} ^[3]	行擦除后的编程时间	-	-	7	ms	
SID178	T _{BULKERASE} ^[3]	批量擦除时间（16 KB）	-	-	35	ms	
SID180	T _{DEVPROG} ^[3]	器件总编程时间	-	-	7	seconds	由 characterization 保证
SID181	F _{END}	闪存使用次数	100K	-	-	cycles	由 characterization 保证
SID182	F _{RET}	闪存寿命。Ta ≤ 85 °C	20	-	-	years	由 characterization 保证
SID182A		闪存寿命。Ta ≤ 55 °C, 10K P/E cycles	10	-	-	years	由 characterization 保证

Note

3. 写闪存需要 20ms 的时间。在此期间，器件不能被复位，否则对闪存的操作会被中断，不能完成应有的功能。复位源包括 XRES 管脚、软件复位、CPU 锁存态、特权违规、电源供给水平不正确和看门狗等等。请确定以上复位源不会被无故触发。

系统资源

上电复位带欠压复位

表 33. 不精确的带掉电复位的上电复位直流规范 (PRES)

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID185	V _{RISEIPOR}	上升沿时的翻转电平	0.80	–	1.45	V	由 characterization 保证
SID186	V _{FALLIPOR}	下降沿时的翻转电平	0.75	–	1.4	V	由 characterization 保证
SID187	V _{IPORHYST}	电压磁滞	50	–	200	mV	由 characterization 保证

表 34. 精确的带掉电复位的上电复位直流规范 (POR)

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID190	V _{FALLPPOR}	BOD 在活动 and 睡眠模式时的翻转电平	1.64	–	–	V	由 characterization 保证
SID192	V _{FALLDSPSLP}	BOD 在深度睡眠时的翻转电平	1.4	–	–	V	由 characterization 保证

电压监视器

表 35. 电压监视器的直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID195	V _{LVI1}	LVI_A/D_SEL[3:0] = 0000b	1.71	1.75	1.79	V	
SID196	V _{LVI2}	LVI_A/D_SEL[3:0] = 0001b	1.76	1.80	1.85	V	
SID197	V _{LVI3}	LVI_A/D_SEL[3:0] = 0010b	1.85	1.90	1.95	V	
SID198	V _{LVI4}	LVI_A/D_SEL[3:0] = 0011b	1.95	2.00	2.05	V	
SID199	V _{LVI5}	LVI_A/D_SEL[3:0] = 0100b	2.05	2.10	2.15	V	
SID200	V _{LVI6}	LVI_A/D_SEL[3:0] = 0101b	2.15	2.20	2.26	V	
SID201	V _{LVI7}	LVI_A/D_SEL[3:0] = 0110b	2.24	2.30	2.36	V	
SID202	V _{LVI8}	LVI_A/D_SEL[3:0] = 0111b	2.34	2.40	2.46	V	
SID203	V _{LVI9}	LVI_A/D_SEL[3:0] = 1000b	2.44	2.50	2.56	V	
SID204	V _{LVI10}	LVI_A/D_SEL[3:0] = 1001b	2.54	2.60	2.67	V	
SID205	V _{LVI11}	LVI_A/D_SEL[3:0] = 1010b	2.63	2.70	2.77	V	
SID206	V _{LVI12}	LVI_A/D_SEL[3:0] = 1011b	2.73	2.80	2.87	V	
SID207	V _{LVI13}	LVI_A/D_SEL[3:0] = 1100b	2.83	2.90	2.97	V	
SID208	V _{LVI14}	LVI_A/D_SEL[3:0] = 1101b	2.93	3.00	3.08	V	
SID209	V _{LVI15}	LVI_A/D_SEL[3:0] = 1110b	3.12	3.20	3.28	V	
SID210	V _{LVI16}	LVI_A/D_SEL[3:0] = 1111b	4.39	4.50	4.61	V	
SID211	LVI_IDD	模块电流	–	–	100	uA	由 characterization 保证

表 36. 电压监视器的交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID212	T _{MONTRIP}	电压监视器触发时间	–	–	1	μs	

SWD 接口

表 37. SWD 接口交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID213	F_SWCLK1	$3.3V \leq V_{DD} \leq 5.5V$	-	-	14	MHz	SWDCLK \leq 1/3 CPU 时钟频率
SID214	F_SWCLK2	$1.71V \leq V_{DD} \leq 3.3V$	-	-	7	MHz	SWDCLK \leq 1/3 CPU 时钟频率
SID215	T_SWDI_SETUP	$T = 1/f$ SWDCLK	0.25*T	-	-	ns	由 characterization 保证
SID216	T_SWDI_HOLD	$T = 1/f$ SWDCLK	0.25*T	-	-	ns	由 characterization 保证
SID217	T_SWDO_VALID	$T = 1/f$ SWDCLK	-	-	0.5*T	ns	由 characterization 保证
SID217A	T_SWDO_HOLD	$T = 1/f$ SWDCLK	1	-	-	ns	由 characterization 保证

内部主晶振

表 38. IMO 直流规范 (由 Characterization 保证)

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID218	I _{IMO1}	在 48 MHz 下, IMO 的工作电流	-	-	1000	μA	
SID219	I _{IMO2}	在 24 MHz 下, IMO 的工作电流	-	-	325	μA	
SID220	I _{IMO3}	在 12 MHz 下, IMO 的工作电流	-	-	225	μA	
SID221	I _{IMO4}	在 6 MHz 下, IMO 的工作电流	-	-	180	μA	
SID222	I _{IMO5}	在 3 MHz 下, IMO 的工作电流	-	-	150	μA	

表 39. IMO 交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID223	I _{IMOTOL1}	频率从 3 至 48MHz 变化	-	-	±2	%	校准后
SID226	T _{STARTIMO}	IMO 启动时间	-	-	12	μs	
SID227	T _{JITRMSIMO1}	3 MHz 时, 有效值跳动	-	TBD	-	ns	
SID228	T _{JITRMSIMO2}	24 MHz 时, 有效值跳动	-	TBD	-	ns	
SID229	T _{JITRMSIMO3}	48 MHz 时, 有效值跳动	-	TBD	-	ns	

内部低速振荡器

表 40. ILO 直流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID231	I _{ILO1}	32 KHz 时, ILO 的工作电流	-	0.3	1.05	μA	由 Characterization 保证
SID233	I _{ILOLEAK}	ILO 漏电流	-	2	15	nA	由 Characterization 保证

表 41. ILO 交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID234	T _{STARTILO1}	ILO 快速启动时间	-	-	2	ms	由 characterization 保证
SID236	T _{ILODUTY}	ILO 占空比	40	50	60	%	由 characterization 保证
SID237	F _{ILOTRIM1}	32 KHz 校准过的频率	15	32	50	KHz	校准后精度 ±60%

表 42. 外部时钟规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID305	ExtClkFreq	外部时钟的输入频率	0	-	48	MHz	由 characterization 保证
SID306	ExtClkDuty	外部时钟占空比	45	-	55	%	由 characterization 保证

表 43. UDB 交流规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
数据通道性能							
SID249	F _{MAX-TIMER}	在一个 UDB 对中, 16 位计时器的最大频率	-	-	48	MHz	
SID250	F _{MAX-ADDER}	在一个 UDB 对中, 16 位加法器的最大频率	-	-	48	MHz	
SID251	F _{MAX_CRC}	在一个 UDB 对中, 16 位 CRC/PRS 的最大频率	-	-	48	MHz	
在 UDB 中的 PLD 性能							
SID252	F _{MAX_PLD}	最高频率	-	-	48	MHz	
时钟到输出的性能							
SID253	T _{CLK_OUT_UDB1}	从时钟输入到数据输出延时, 典型值	-	15	TBD	ns	
SID254	T _{CLK_OUT_UDB2}	从时钟输入到数据输出延时, 最差值	-	25	TBD	ns	

表 44. 模块规范

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID256	T _{WS48}	48MHz 时, 等待状态数	1	-	-		CPU 从闪存执行 由 characterization 保证
SID257	T _{WS24}	24MHz 时, 等待状态数	0	-	-		CPU 从闪存执行 由 characterization 保证
SID260	V _{REFSAR}	校正过的内部 SAR 参考	-1	-	+1	%	相对于 1.024 V 由 characterization 保证
SID261	F _{SARINTREF}	SAR 在没有外部参考时的工作速度	TBD	500	-	Ksps	12 位分辨率 由 characterization 保证
SID262	T _{CLKSWITCH}	时钟从 CLK1 切换到 CLK2	3	-	4	periods	

*Tws48 and Tws24 由设计保证

表 45. UDB 端口适配器 (port adapter) 规范 (基于 LPC 组件规范)
(10 pF 负载, 3 V V_{DDIO} 和 V_{DDD})

Spec ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID263	T _{LCLKDO}	LCLK 到输出的延时	-	-	18	ns	
SID264	T _{DINLCLK}	输入建立到 LCLK 上升沿时间	-	-	7	ns	
SID265	T _{DINLCLKHLD}	LCLK 上升沿后输入保持时间	5	-	-	ns	
SID266	T _{LCLKHIZ}	从时钟到输出变成高阻	-	-	28	ns	
SID267	T _{FLCLK}	LCLK 频率	-	-	33	MHz	
SID268	T _{LCLKDUTY}	占空比 (高电平的百分比)	40%	-	60%	%	

订购信息

PSoC 4200 系列的产品编号和特性如下表所列。

表 46. PSoC 4200 系列订购信息

Family	MPN	Features													Package			Silicon ID
		Max CPU Speed (MHz)	Flash (KB)	SRAM (KB)	UDB	Op amp (CTBm)	CapSense	Direct LCD Drive	12-bit SAR ADC	LP Comparators	TCPWM Blocks	SCB Blocks	GPIO	28-pin SSOP	40-pin QFN	44-pin TQFP		
4200	CY8C4244PVI-432	48	16	4	2	1	-	-	1 Msps	2	4	2	22	✓	-	-	04F0	
	CY8C4244PVI-442	48	16	4	2	1	✓	✓	1 Msps	2	4	2	22	✓	-	-	04F1	
	CY8C4244LQI-443	48	16	4	2	2	✓	✓	1 Msps	2	4	2	34	-	✓	-	04F6	
	CY8C4244AXI-443	48	16	4	2	2	✓	✓	1 Msps	2	4	2	36	-	-	✓	04FA	
	CY8C4245AXI-473	48	32	4	4	2	-	-	1 Msps	2	4	2	36	-	-	✓	04FB	
	CY8C4245PVI-482	48	32	4	4	1	✓	✓	1 Msps	2	4	2	22	✓	-	-	04A6	
	CY8C4245LQI-483	48	32	4	4	2	✓	✓	1 Msps	2	4	2	34	-	✓	-	04B6	
	CY8C4245AXI-483	48	32	4	4	2	✓	✓	1 Msps	2	4	2	36	-	-	✓	04C8	

产品编号规则

PSoC 4 器件遵守如下的产品编号规则。除非特别声明，都采用单个的字母数字编码。

格式为 CY8C4ABCDEF-XYZ，每部分的解释如下：

Field	Description	Values	Meaning
CY8C	Cypress 前缀		
4	架构	4	PSoC 4
A	同种架构内的系列	1	4100 系列
		2	4200 系列
B	CPU 速度	2	24 MHz
		4	48 MHz
C	闪存容量	4	16 KB
		5	32 KB
DE	封装代码	AX	TQFP
		LQ	QFN
		PV	SSOP
F	温度范围	I	工业
XYZ	属性 代码	000-999	特性值

示例

示例

4: PSoC 4

2: PSoC 4200 系列

4: 48 MHz

4: 16 KB

PV: SSOP

I: 工业级

XXX: 外设集 (详见订购信息列表)

同一架构内的产品系列

赛普拉斯

架构

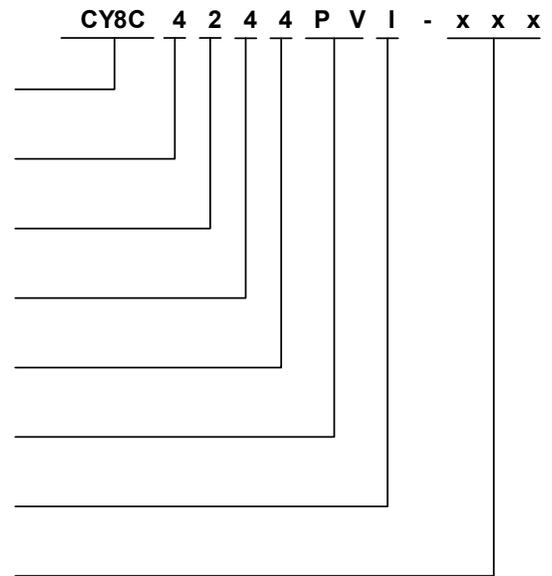
速率等级

闪存容量

封装代码

温度范围

外设



封装

表 47. 封装特性

参数	说明	条件	最小值	典型值	最大值	单位
T _A	工作环境温度		-40	25.00	85	°C
T _J	工作结温		-40	-	100	°C
T _{JA}	结 - 环境 θ_{JA} (28-pin SSOP)		-	66.58	-	°C/Watt
T _{JA}	结 - 环境 θ_{JA} (40-pin QFN)		-	15.34	-	°C/Watt
T _{JA}	结 - 环境 θ_{JA} (44-pin TQFP)		-	57.16	-	°C/Watt
T _{JC}	结 - 封装 θ_{JC} (28-pin SSOP)		-	26.28	-	°C/Watt
T _{JC}	结 - 封装 θ_{JC} (40-pin QFN)		-	2.50	-	°C/Watt
T _{JC}	结 - 封装 θ_{JC} (44-pin TQFP)		-	17.47	-	°C/Watt

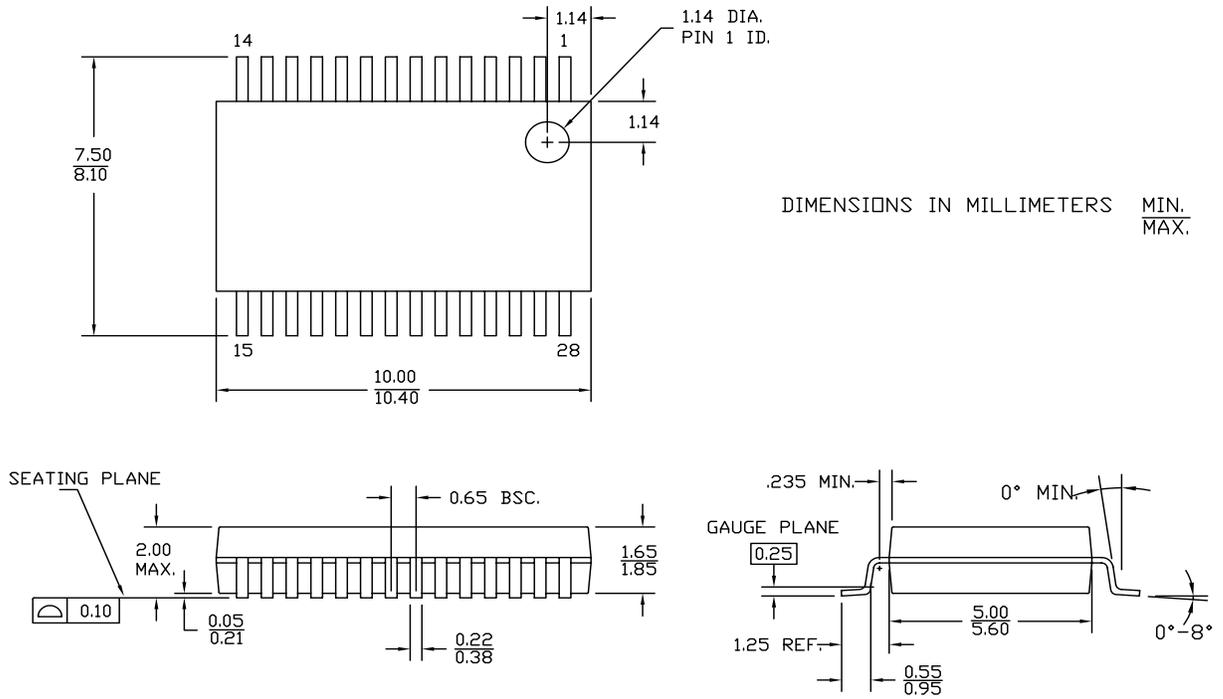
表 48. 回流焊的最高温度

封装	最高峰值温度	峰值温度持续最长时间
28-pin SSOP	260 °C	30 秒
40-pin QFN	260 °C	30 秒
44-pin TQFP	260 °C	30 秒

表 49. 封装湿度敏感度等级, IPC/JEDEC J-STD-2

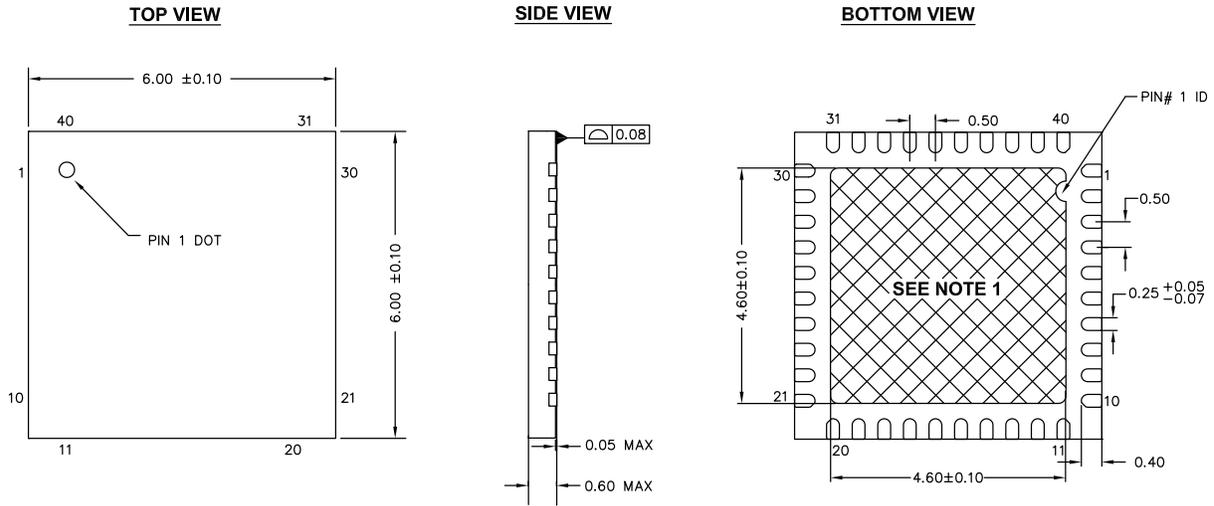
Package	MSL
28-pin SSOP	MSL 3
40-pin QFN	MSL 3
44-pin TQFP	MSL 3

图 11. 28 引脚 (210 mil) SSOP 封装外形



51-85079 *E

图 12. 40 引脚 QFN 封装外形

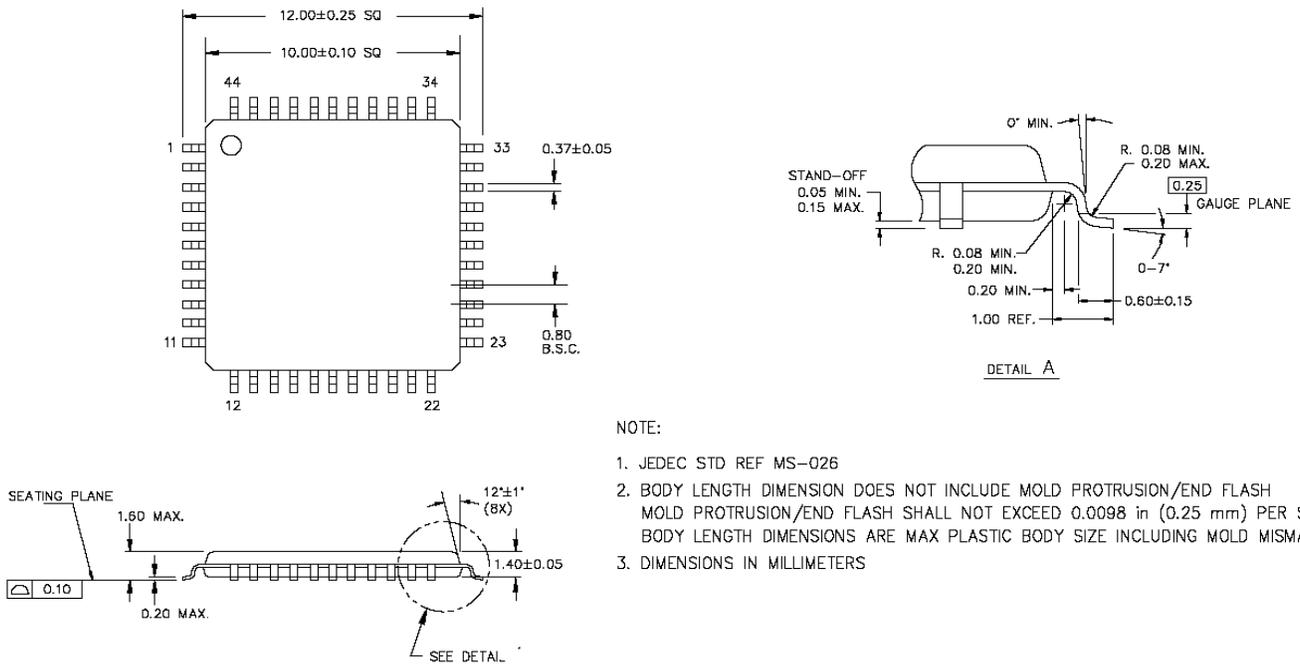


NOTES:

1.  HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC # MO-248
3. PACKAGE WEIGHT: 68 ± 2 mg
4. ALL DIMENSIONS ARE IN MILLIMETERS

001-80659 **

图 13. 44 引脚 TQFP 封装外形



NOTE:

1. JEDEC STD REF MS-026
2. BODY LENGTH DIMENSION DOES NOT INCLUDE MOLD PROTRUSION/END FLASH
MOLD PROTRUSION/END FLASH SHALL NOT EXCEED 0.0098 in (0.25 mm) PER SIDE
BODY LENGTH DIMENSIONS ARE MAX PLASTIC BODY SIZE INCLUDING MOLD MISMATCH
3. DIMENSIONS IN MILLIMETERS

51-85064 *E

首字母缩略定义

表 50. 文档中所用的首字母缩略语

Acronym	Description
abus	模拟本地总线
ADC	模数转换器
AG	analog global
AHB	AMBA (高级微处理器总线架构) 的高性能总线, 一种 ARM 数据传输总线
ALU	算术逻辑单元
AMUXBUS	模拟复用总线
API	应用级编程接口
APSR	应用编程状态寄存器
ARM®	一种 32 位高级精简指令集 处理器架构 (Advanced RISC Machine)
ATM	automatic thumb mode (thumb 是 16 位指令集)
BW	带宽
CAN	控制器范围网络, 一种通讯协议
CMRR	共模抑制比
CPU	中央处理器
CRC	循环冗余检查, 一种错误检查协议
DAC	数模转换器, IDAC, VDAC 也是类似
DFB	数字滤波器模块
DIO	数字输入 / 输出, GPIO 只能是数字输入 / 输出, 不能是模拟的
DMA	直接存储器访问, 同样可见 TD
DNL	差分非线性, 同样可见 INL
DNU	不要用
DR	端口写数据寄存器
DSI	数字系统互连
DWT	数据观察点和跟踪
ECC	纠错代码
ECO	外部晶振
EEPROM	电可擦除可编程只读存储器
EMI	电磁干扰
EMIF	外部存储器接口
EOC	转换结束
EOF	帧结束
EPSR	执行编程状态寄存器
ESD	静电释放
ETM	嵌入式调试跟踪宏单元 (Embedded trace macrocell)
FIR	有限脉冲响应, 同样可见 IIR
FPB	闪存修补和断点

表 50. 文档中所用的首字母缩略语 (续)

Acronym	Description
FS	全速
GPIO	通用输入输出
HVI	高压中断, 同理可见 LVI, LVD
IC	集成电路
IDAC	数字转模拟电流 DAC, 同理可见 DAC, VDAC
IDE	集成开发环境
I ² C, or IIC	Inter-Integrated Circuit, 一种通讯协议
IIR	无限脉冲响应, 同理可见 FIR
ILO	内部低速晶振, 同理可见 IMO
IMO	内部主要晶振, 同理可见 ILO
INL	积分非线性, 同理可见 DNL
I/O	输入 / 输出, 同理可见 GPIO, DIO, SIO, USBIO
IPOR	初始上电复位
IPSR	中断编程状态寄存器
IRQ	中断需求
ITM	测量跟踪宏单元 (Instrumentation Trace Macrocell)
LCD	液晶显示器
LIN	本地互连网络, 一种通讯协议
LR	链接寄存器
LUT	查找表
LVD	低压检测, 同理可见 LVI
LVI	低压中断, 同理可见 HVI
LVTTTL	低压三极管逻辑
MAC	乘累加
MCU	微处理器
MISO	主机输入从机输出
NC	不连
NMI	不可屏蔽中断
NRZ	不归零
NVIC	嵌套向量中断处理器
NVL	非易失性锁存, 同理可见 WOL
opamp	运算放大器
PAL	可编程阵列逻辑, 同理可见 PLD
PC	程序计数器
PCB	印刷电路板
PGA	可编程增益放大器
PHUB	外设集线器
PHY	物理层
PICU	端口中断控制单元

表 50. 文档中所用的首字母缩略语 (续)

Acronym	Description
PLA	可编程逻辑阵列
PLD	可编程逻辑器件, 同理可见 PAL
PLL	锁相环
PMDD	封装材料声明数据表
POR	上电复位
PRES	精确上电复位
PRS	伪随机序列
PS	端口读数据寄存器
PSoC®	可编程线上系统
PSRR	电源抑制比
PWM	脉宽调制器
RAM	随机存储器
RISC	精简指令集
RMS	有效值有效值
RTC	实时时钟
RTL	寄存器传输语言
RTR	远程传输需求
RX	接收
SAR	逐次逼近寄存器
SC/CT	开关电容 / 连续时间
SCL	I2C 串行时钟
SDA	I2C 串行数据
S/H	采样保持电路
SINAD	信号 / (噪声 + 失真)
SIO	特殊输入 / 输出, 有高级功能的 GPIO。
SOC	开始转换
SOF	帧的开始
SPI	串行外设接口, 一种通讯协议
SR	斜率
SRAM	静态随机存储器
SRES	软件复位复位
SWD	串行线调试, 一种测试协议
SWV	单线观察器
TD	数据操作描述符, 直接数据访问中概念
THD	总谐波失真
TIA	互阻抗放大器
TRM	技术参考手册
TTL	三极管逻辑
TX	发送
UART	通用异步接收发送, 一种通讯协议

表 50. 文档中所用的首字母缩略语 (续)

Acronym	Description
UDB	通用数字模块
USB	通用串行总线
USBIO	USB 输入 / 输出, PSoC 用于连到 USB 端口的引脚
VDAC	数字转模拟电压, 同理可见 DAC, IDAC
WDT	看门狗计时器
WOL	一次性写, 同理可见 NVL
WRES	看门狗复位
XRES	外部复位引脚
XTAL	晶振

参考文献

PSoC® 3, PSoC® 5 Architecture TRM

PSoC® 3 Registers TRM

如需更详细技术说明, 请参考 *PSoC 4200 TRM*

文档约定

测量单位

表 51. 测量单位

Symbol	Unit of Measure
°C	摄氏度
dB	分贝
fF	femtofarads
Hz	赫兹
KB	1024 字节
kbps	每秒千比特
Khr	千小时
kHz	千赫兹
kΩ	千欧姆
ksps	每秒千采样
LSB	最低有效位
Mbps	兆比特每秒
MHz	兆赫兹
MΩ	兆欧姆
Msps	每秒兆采样
μA	微安
μF	微法
μH	微亨
μs	微秒
μV	微伏

表 51. 测量单位

Symbol	Unit of Measure
μW	微瓦
mA	微安
ms	微秒
mV	毫伏
nA	纳安
ns	纳秒
nV	纳伏
Ω	欧姆
pF	皮法
ppm	百万分之一
ps	皮秒
s	秒
sps	每秒一个采样
sqrtHz	赫兹的平方根
V	伏特

修订记录

描述标题: PSoC® 4200 系列数据手册 可编程片上系统 (PSoC®) 文件编号: 001-80011				
修订版本	ECN 编号	提交日期	变更人	变更说明
**	3644576	07/31/2012	JCHE	CY8C42 数据手册中文版初版。
*A	3934247	03/26/2013	JCHE	根据英文版本 001-69464*D 做相应修改。
*B	3959208	04/09/2013	JCHE	根据英文版更新了标题, 无其它细节更新。
*C	3974239	04/19/2013	JCHE	根据英文版本 001-87197 Rev. ** 做相应修改。
*D	4087222	08/05/2013	HENG	根据英文版本 001-87197 Rev.*A 做相应修改

销售、解决方案和法律信息

全球销售技术支持

赛普拉斯公司拥有一个由办事处、解决方案中心、工厂和经销商组成的全球性网络。

要找到距您最近的办事处，请点击以下链接：[赛普拉斯公司的各地办事处地址](#)。

产品

汽车用产品	cypress.com/go/automotive
时钟与缓冲器	cypress.com/go/clocks
接口	cypress.com/go/interface
照明与电源控制	cypress.com/go/powerpsoc
电力线通讯	cypress.com/go/plc
存储器	cypress.com/go/memory
PSoC	cypress.com/go/psoc
触摸感应产品	cypress.com/go/touch
USB 控制器	cypress.com/go/USB
无线 /RF 产品	cypress.com/go/wireless

PSoC® 解决方案

psoc.cypress.com/solutions

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

赛普拉斯开发者社区

[Community](#) | [Forums](#) | [Blogs](#) | [Video](#) | [Training](#)

技术支持

cypress.com/go/support

© 赛普拉斯半导体公司，2012-2013。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品的内嵌电路之外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任，也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途之外，未经赛普拉斯的明确书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用的赛普拉斯软件许可协议限制。